

PCT

WORLD INTELLECTUAL PROPERTY ORGANIZATION  
International Bureau



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification <sup>7</sup> : <b>H01L 21/027, 21/314, 21/768, 23/532, C23C 16/32, C01B 31/36</b>		A1	(11) International Publication Number: <b>WO 00/19498</b> (43) International Publication Date: <b>6 April 2000 (06.04.00)</b>
(21) International Application Number: <b>PCT/US99/22424</b> (22) International Filing Date: <b>27 September 1999 (27.09.99)</b>		(81) Designated States: JP, KR, European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(30) Priority Data: 09/165,248 1 October 1998 (01.10.98) US 09/219,945 23 December 1998 (23.12.98) US 09/270,039 16 March 1999 (16.03.99) US		Published <i>With international search report. Before the expiration of the time limit for amending the claims and to be republished in the event of the receipt of amendments.</i>	
(71) Applicant: <b>APPLIED MATERIALS, INC. [US/US]; 3050 Bowers Avenue, Santa Clara, CA 95054 (US).</b> (72) Inventor: <b>HUANG, Judy; 16788 Leroy Avenue, Los Gatos, CA 95032 (US).</b> (74) Agent: <b>TACKETT, Keith, M.; Thomason, Moser &amp; Patterson, Suite 1500, 3040 Post Oak Boulevard, Houston, TX 77056 (US).</b>			
(54) Title: <b>IN SITU DEPOSITION OF LOW K SiC CARBIDE BARRIER LAYER, ETCH STOP, AND ANTI-REFLECTIVE COATING FOR DAMASCENE APPLICATIONS</b>			
(57) Abstract			
<p>The present invention provides a SiC material, formed according to certain process regimes, useful as a barrier layer, etch stop, and/or an ARC, in multiple levels, including the pre-metal dielectric (PMD) level, in IC applications and provides a dielectric layer deposited <i>in situ</i> with the SiC material for the barrier layers, and etch stops, and ARCs. The dielectric layer can be deposited with different precursors as the SiC material, but preferably with the same or similar precursors as the SiC material. The present invention is particularly useful for ICs using high diffusion copper as a conductive material. The invention may also utilize a plasma containing a reducing agent, such as ammonia, to reduce any oxides that may occur, particularly on metal surfaces such as copper filled features. The invention also provides processing regimes that include using an organosilane as a silicon and carbon source, perhaps independently of any other carbon source or hydrogen source, and preferably in the absence of a substantial amount of oxygen to produce a SiC with a dielectric constant of less than 7.0. This particular SiC material is useful in complex structures, such as a damascene structure and is conducive to <i>in situ</i> deposition, especially when used in multiple capacities for the different layers, such as the barrier layer, the etch stop, and the ARC and can include <i>in situ</i> deposition of the associated dielectric layer(s).</p>			
<p>The diagram illustrates a cross-section of a damascene structure. It shows a stack of layers labeled 60, 62, 64, 66, 68, 70, 72, 75, 20a, 20, and 22. Layer 60 is at the bottom, followed by 62, 64, 66, 68, 70, 72, and 75 at the top. Layer 20a is a trench or opening in the stack. Layer 20 is a horizontal layer above 20a, and layer 20b is a layer above 20. Layer 22 is a vertical layer to the left of the main stack. An arrow labeled '10' points to the left side of the diagram.</p>			

(19)日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表2002-526916

(P2002-526916A)

(43)公表日 平成14年8月20日 (2002.8.20)

(51)Int.Cl.<sup>7</sup>  
H 01 L 21/205  
C 23 C 16/42  
G 03 F 7/11  
H 01 L 21/027  
21/768

識別記号

5 0 3

F I  
H 01 L 21/205  
C 23 C 16/42  
G 03 F 7/11  
H 01 L 21/90  
21/30  
審査請求 未請求 予備審査請求 有 (全 51 頁)

マーク (参考)

2 H 0 2 5

4 K 0 3 0

5 F 0 3 3

K 5 F 0 4 5

5 F 0 4 6

(21)出願番号 特願2000-572907(P2000-572907)  
(86) (22)出願日 平成11年9月27日(1999.9.27)  
(85)翻訳文提出日 平成13年4月2日(2001.4.2)  
(86)国際出願番号 PCT/US99/22424  
(87)国際公開番号 WO00/19498  
(87)国際公開日 平成12年4月6日(2000.4.6)  
(31)優先権主張番号 09/165,248  
(32)優先日 平成10年10月1日(1998.10.1)  
(33)優先権主張国 米国(US)  
(31)優先権主張番号 09/219,945  
(32)優先日 平成10年12月23日(1998.12.23)  
(33)優先権主張国 米国(US)

(71)出願人 アブライド マテリアルズ インコーポレ  
イテッド  
APPLIED MATERIALS, I  
NCORPORATED  
アメリカ合衆国 カリフォルニア州  
95054 サンタ クララ パワーズ ア  
ベニュー 3050  
(72)発明者 フアン, ジュディ  
アメリカ合衆国, カリフォルニア州,  
ロス ガトス, レロイ アヴェニュー  
16788  
(74)代理人 弁理士 長谷川 芳樹 (外2名)

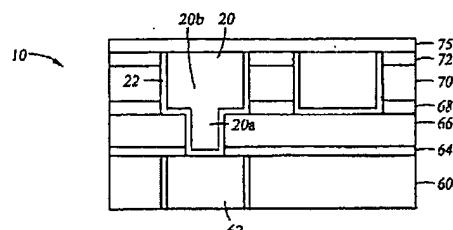
最終頁に続く

(54)【発明の名称】 ダマシン用途の低κシリコンカーバイドバリア層、エッチストップ及び反射防止被膜のインシチ  
ュウ堆積

(57)【要約】

【課題】 ブリメタル誘電体(PMD)レベルを含む多  
重レベルで、バリア層、エッチストップ、及び/又はA  
RCとして有用なSiC材料を提供し、バリア層、エッ  
チストップ、ARCに対して、SiC材料とのインシチ  
ュウによりインシチュウ堆積させた誘電体層を提供す  
る。

【解決手段】 誘電体層はSiC材料とは異なる前駆体  
を用いて堆積させ得るが、好ましくは、SiC材料と同  
一又は類似の前駆体を用いる。本発明は、導電性材料と  
して高拡散性の銅を使用したICに対して特に有用であ  
る。本発明はまた、特に表面形状内に充填された銅等の  
金属表面上に生ずる可能性がある酸化物を減少させるた  
め、アンモニア等の還元剤を含むプラズマを利用するこ  
とも可能である。本発明はまた、おそらくは他の炭素源  
及び水素源から独立して、かつ、好ましくは実質的な量  
の酸素の不存在下で、誘電率が7.0未満のSiCを製  
造するための、珪素と炭素の供給源としての有機シラン  
の使用を含む処理様式を提供する。



**【特許請求の範囲】**

【請求項1】 基板であつて、

- a) 前記基板上に堆積した誘電率が7.0未満のシリコンカーバイドの層と、
- b) 前記シリコンカーバイドとのインシチュウで前記シリコンカーバイドの層上に堆積した第1の誘電体層と  
を有する基板。

【請求項2】 前記基板が更に、

- c) 前記第1の誘電体層とのインシチュウで前記第1の誘電体層の上に堆積したシリコンカーバイドのエッチストップと、
- d) 前記シリコンカーバイドエッチストップとのインシチュウで前記シリコンカーバイドエッチストップ上に堆積した第2の誘電体層と  
を有する請求項1に記載の基板。

【請求項3】 更に、前記第2の誘電体層とのインシチュウで前記第2の誘電体層の上に堆積したシリコンカーバイドの反射防止被膜を有する請求項2に記載の基板。

【請求項4】 更に、前記第2の誘電体層の上に堆積されたフォトレジスト  
を有する請求項2に記載の基板。

【請求項5】 前記第1の誘電体層の上にフォトレジストが更に堆積された  
請求項1に記載の基板。

【請求項6】 前記基板が更に、

- a) 前記第1の誘電体層とのインシチュウにより前記第1の誘電体層の上に堆積したシリコンカーバイドの反射防止被膜と、
- b) 前記反射防止被膜の上に堆積されたフォトレジスト層と  
を有する請求項1に記載の基板。

【請求項7】 前記シリコンカーバイドの層の誘電率が約5以下である請求項1に記載の基板。

【請求項8】 前記基板の有効誘電率が約5以下である、請求項1に記載の基板。

【請求項9】 硅素及び炭素の供給源として流量約30~500sccmで

有機シランを提供し約100～約2000sccmの流量で希ガスを提供するステップと、更に、チャンバ内圧を約3～約10Torrの範囲とし、その際に約0.67ワット/平方センチメートル～約1.55ワット/平方センチメートルの出力密度でRF電源から前記チャンバに出力を供給し基板表面の温度を約200℃～約400℃として珪素と炭素を反応させるステップとを有するプロセスにより、チャンバを有するプラズマリアクタ内で、シリコンカーバイドの層が製造される請求項1に記載の基板。

【請求項10】 前記シリコンカーバイドの層、エッチストップ及び反射防止被膜が、誘電率が7.0未満のシリコンカーバイドを有する請求項3に記載の基板。

【請求項11】 反射率を約7%未満にする厚さを有する前記反射防止被膜を選択するステップを更に有する請求項3に記載の基板。

【請求項12】 反射率を約7%未満にする厚さを有する前記反射防止被膜を選択するステップを更に有する請求項6に記載の基板。

【請求項13】 前記基板がダマシン構造を有する請求項1に記載の基板。

【請求項14】 基板上にシリコンカーバイドの層を形成する方法であって

- a) チャンバ内に珪素と、炭素と、希ガスとを導入するステップと、
- b) 前記チャンバ内にプラズマを発生させるステップと、
- c) 前記プラズマとのインシチュウにより、珪素と炭素を反応させてシリコンカーバイドを形成させるステップと、
- d) 前記チャンバ内に設置した前記基板上に誘電率が7.0未満のシリコンカーバイドの層を堆積させるステップと、
- e) 前記シリコンカーバイドの層とのインシチュウで第1の誘電体層を堆積させるステップと

を有する方法。

【請求項15】

- a) 前記第1の誘電層とのインシチュウでシリコンカーバイドのエッチストップを堆積させるステップと、

b) 前記シリコンカーバイドのエッチストップとのインシチュウで第2の誘電体層を堆積させるステップと  
を更に有する請求項14に記載の方法。

【請求項16】 前記第2の誘電体層とのインシチュウによりシリコンカーバイドの反射防止被膜を堆積させるステップを更に有する請求項15に記載の方法。

【請求項17】 前記第2の誘電体層の上にフォトレジスト層を堆積させるステップを更に有する請求項15に記載の方法。

【請求項18】 前記第1の誘電体層の上にフォトレジスト層を堆積させるステップを更に有する請求項14に記載の方法。

【請求項19】 前記第1の誘電体層とのインシチュウによりシリコンカーバイドの反射防止被膜を堆積させるステップを更に有する請求項14に記載の方法。

【請求項20】 約5以下の有効誘電率を有する基板を製造するステップを更に有する請求項14に記載の方法。

【請求項21】 硅素と炭素が共通の有機シランから誘導され他の炭素源とは関係がない請求項14に記載の方法。

【請求項22】 硅素と炭素が共通の源から誘導され、シリコンカーバイドを形成するためのプラズマの存在下で硅素と炭素の反応が別個の水素源の存在とは関係なく生じるステップを有する請求項14に記載の方法。

【請求項23】 硅素と炭素が共通の源から誘導され、シリコンカーバイドを形成するためのプラズマの存在下で硅素と炭素の反応が別個の炭素源の存在とは関係なく生じるステップを有する請求項14に記載の方法。

【請求項24】 前記基板がダマシン構造を有する請求項14に記載の方法

。 【請求項25】 反射防止被膜の下に約5000Å～約10000Åの厚さの誘電体層が配置される場合に、反射防止層が約7%の反射率となるような单一の選択された厚さの反射防止被膜を選択するステップを更に有する請求項14に記載の方法。

【請求項26】 基板上にシリコンカーバイドをインシチュウ堆積させる方法であつて、

- a) 前記基板上にシリコンカーバイドのバリア層を堆積させるステップと、
- b) 前記バリア層とのインシチュウにより前記バリア層の上に第1の誘電体層を堆積させるステップと、
- c) 前記第1の誘電体層とのインシチュウにより前記第1の誘電体層の上にエッチストップを堆積させるステップと、
- d) 前記エッチストップとのインシチュウにより前記エッチストップの上に第2の誘電体層を堆積させるステップ、及び
- e) 前記第2の誘電体層とのインシチュウにより前記第2の誘電体層の上に反射防止被膜を堆積させるステップ、  
とを含む方法。

【請求項27】 前記バリア層と、エッチストップ、及び反射防止被膜とが誘電率7.0未満のシリコンカーバイドを有する請求項26に記載の方法。

【請求項28】 約5以下の実効誘電率を有する基板を製造するステップを更に有する請求項26に記載の方法。

【請求項29】 基板層上の汚染物質を除去するステップが、更に、

- a) 窒素と水素を含む還元剤をチャンバ内に導入するステップと、
- b) 前記チャンバ内に還元性のプラズマを発生させるステップと、
- c) 前記基板層上の酸化物を前記還元剤に曝露するステップ、  
とを有する請求項26に記載の方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は広くは基板上への集積回路の製造に関する。更に詳しくは、本発明は、低誘電率（低 $\kappa$ ）のバリア層、エッチストップや反射防止被膜として有用な低 $\kappa$ シリコンカーバイド膜を、有機シラン前駆体を使用し、あるプロセス様式のもとで形成する低温法に関し、特に、誘電層を含む複数の層とのインシチュウによる堆積のための低温法に関する。

**【0002】****【従来の技術】**

集積回路の設計と製造において、堅実で、予測にかなり沿った改善が過去十年の間に見られた。改善に成功する一つの鍵は、集積回路（IC）装置におけるデバイス相互間に導電路を形成するマルチレベル接続技術である。超大規模集積回路（VLSI）と超超大規模集積回路（ULSI）の技術における水平接続（通常、ラインと呼ばれる）や垂直接続（通常、コンタクト又はバイアと呼ばれる、コンタクトは下部に位置する基板上のデバイスに達し、一方バイアはM1、M2等の下部に位置する金属層に達する）等の現在はサブクオータミクロン以下の範囲にある表面形状の寸法が、更に縮小することで、多くの層の誘電率及び接続ライン相互間の結合部容量を軽減させる重要性が増大した。集積回路の速度を更に改善するには、隣接する金属ライン間の結合部容量を軽減させるため抵抗率が低い材料と、低 $\kappa$ 値（誘電率7.0未満）の絶縁体を使用することが必要になった。 $\kappa$ の低い材料に対する要請は、フォトリソグラフィーで使用されるバリア層、エッチストップ、及び反射防止被膜にも及んでいる。しかし、バリア層、エッチストップ、及び反射防止被膜の代表的な材料は、7.0より示差的に大きな誘電率を有し、結果として示差的に誘電率を減少させることのない複合絶縁体に帰結する。このように、バリア層、エッチストップ、及び反射防止被膜に対して、低誘電率を持つよりよい材料が必要とされている。 $\kappa$ の低い材料の必要性は、誘電体層にも及んでいる。例えば、現在、一層あるいは複数の誘電体層の誘電率を3.0未満、好ましくは2.5未満にするための努力がなされている。

## 【0003】

回路の密度が増すに伴って、より小さな表面形状サイズに対処するために更なるプロセスの変更が必要とされている。例えば、より正確なパターン化エッチングを目指して、フォトリソグラフィープロセスを改善する努力がなされている。フォトリソグラフィーは、基板表面に微細寸法のパターンを造り出すために光のパターンとフォトレジスト材料（通常有機高分子）を用いる、集積回路の作成に使用される技術である。フォトレジスト材料には、通常、例えばナフトキノンジアジド類が含まれる。多くの場合、フォトリソグラフィーで基板を適切にプロセスし、かつ望ましくないパターン化を避けるためには、光線の反射が減少するよう、パターン化すべき層の高い反射率は改善しなければならない。反射率は通常、シリコン単体等の、100%の値を持つ知られている標準に対する百分率で表される。下部に位置する層からの余分な反射光は、フォトレジストまで反射し、フォトレジストの必要でない領域を露光することがあります。不必要的露光があると、形成しようとしているライン、バイア及び他の表面形状を歪ませることがあります。以下において論じるダマシン構造の反射率は、更に優れたフォトリソグラフィー プロセスに対する要求を増大させている。

## 【0004】

多層構造の場合、反射率の増大はエッチングの不正確性の一因となる。誘電体層は、当然フォトレジストの露光に用いる紫外線に対して透明である。従って、ダマシン構造における多重レベルの誘電体及び表面形状は、結果として反射が増大され、かつ好ましくない反射をもたらす。この結果、エッチングすべき層を覆って反射防止被膜（ARC）を堆積する。ここで、ARCは、通常は下部に位置する層より反射率が低く、かつ下部に位置する層をエッチングするのに使用されるのと同じ又は類似の化学薬品でエッチングされる、薄い犠牲的な層である。ARCは余分な反射光を減らすか又は除去するので、表面形状の寸法及び精度が改良されて間隔がより密になり、USLI回路に望まれる増大した電流密度を可能にせしめる。

## 【0005】

ARC材料は、本願に引用して援用する米国特許第5,710,067号に記載されて

いる様に、有機物でも無機物でもよい。有機ARCとしては、とりわけ、スピニ塗布したポリイミド類及びポリスルホン類が挙げられ、一般的に無機ARCに較べて高価で、かつより複雑なプロセシングが要求される。無機ARCとしては、窒化珪素、酸窒化珪素、 $\alpha$ -炭素、窒化チタン、シリコンカーバイド及び非晶質珪素等が挙げられる。本発明がなされる前は、無機ARCは通常は高い $\kappa$ 値で特徴付けられ、 $\kappa$ の低い構造には適さなかった。 $\kappa$ の高いARCを使用することは、 $\kappa$ の低い材料を使用する優位性を部分的に失わせる。これは、そうしなければ $\kappa$ が低いはずの堆積層に $\kappa$ の高い材料を加えるからである。いくつかの適用例では、この $\kappa$ の高いARCを基板から除去することができるが、この除去はプロセシングシーケンスを複雑にする。有機ARCも使用できるが、一般的により高価でかつ余分のプロセスを必要とする。

#### 【0006】

図1は、フォトリソグラフィープロセシングの一部として、誘電体層を覆ってポジ型フォトレジストを堆積した代表的な基板を示す。ポジ型フォトレジストは露光領域で現像され、他方ネガ型フォトレジストは非露光領域で現像される。集積回路10は、コンタクト、バイア、ラインあるいはトレンチ等の表面形状11を有する、下部に位置する基板12を含んでいる。本明細書で使用する“基板”という用語は下位材料を指すために用いられ、エッチストップやバリア層等の、問題層の下方にある一連の下位層を指すの用いることができる。バリア層13は基板を覆って堆積され、これに誘電体層14が後続されても良い。誘電体層はドーピング処理をしないシリコンガラス(USG)としても知られているドーピング処理をしない二酸化珪素、フッ素をドーピングしたシリコンガラス(FSG)あるいは低 $\kappa$ 値の他の材料にすることができる。この例では、ARC15は誘電体層を覆って堆積され、フォトレジスト層19が後続している。

#### 【0007】

ARCの目的は、いかなる反射光波をも減少させあるいは除去することにあり、通常は、ARC材料の3つの性状—屈折率(refraction index)(n)、吸収率(absorption index)( $\kappa$ 、「低 $\kappa$ 」誘電体の「 $\kappa$ 」とは異なる)、及びARCの厚さ(t)一を調整して位相の打ち消しを起して反射した光の吸収を起こさせるの

である。通常、要求される  $n$ 、 $k$  及び  $t$  の値は下部に位置する層の厚さ及び特性に依存し、それぞれ個別の応用に対応して調整する必要がある。例えばテキサス州、オースチンのFinle Technologies から入手できる「ポジ型／ネガ型レジストの光学的リソグラフィーモデル(The Positive/Negative Resist Optical Model 1)」PROLITH/2、v. 4.05等のコンピュータシミュレーションプログラムは、 $n$ 、 $k$ 、及び  $t$  値の影響及び特定の層の反射率のシミュレーションを行う。その結果を解析し、通常は実際の試験及び走査型電子顕微鏡 (SEM) 技術を用いた結果の精査を続けて行う。その用途に対して反射光を減らすために、種々の  $n$ 、 $k$  及び  $t$  値について適切な組み合わせが選択される。 $n$ 、 $k$  及び  $t$  値は、各用途及び各基板の厚さに依存するので、適切な選択には時間と手間がかかるであろう。加えて、選択した  $n$ 、 $k$  及び  $t$  値は下部に位置する層の狭い厚さ範囲に対してのみ適応が可能なだけかもしれない、これは基板から基板への堆積プロセスの再現が難しいという重ねての問題の原因となりうる。

#### 【0008】

図2は、フォトリソグラフィープロセスの模式図であり、光源23は、フォトレジスト層19上に照射される光のパターンを規定するパターン化した型板又はマスク21を通して、紫外光等の光を放射し、最終的に結果としてパターン化された基板となる。この光は、通常フォトレジストの露光領域25の有機溶剤に対する溶解性の変化を引き起こす。かくして、未露光領域を残したままで、露光領域はソーキングあるいは洗浄によって除去されうる。

#### 【0009】

図3は、エッティングプロセスを使用してその上に形成された表面形状27を有する基板の模式図である。フォトレジストの残りは除去され、表面形状は適切なレベルにエッティングされ、そして基板はライナー、導電体あるいは他の層の堆積といった引き続くプロセスのための準備が整っている。

#### 【0010】

相互接続を形成するための従来の堆積／エッティングプロセスも、回路密度がより高くなり、更に正確なパターン化エッティングを達成するために改善されてきた。こうして、新しいプロセスが開発されつつある。例えば、従来の回路形成方法

では、導電体の被覆層を全面に堆積させ、その導電体をエッティングして表面形状をパターン化し、次いで表面形状間および上方に誘電体材料を堆積させていた。回路密度の増大が強調されるに伴い、誘電体層を堆積し、その誘電体層をエッティングして表面形状を形成し、そして表面形状を導電性材料で満たしてバイア、ライン及び他の表面形状を形成させるというように、プロセスは幾分逆になっている。

#### 【0011】

メタライゼーションの最近の趨勢は、ダマシン構造の使用である。デュアルダマシン構造にあっては、誘電体層がエッティングされて多層基板内にコンタクト／バイアと、接続ラインの双方が確立される。次いで、確立されたパターン内部に金属が象嵌され、余分な金属は化学的／機械的研磨(CMP)等の平坦化プロセスで構造最上部から除去される。

#### 【0012】

ダマシン構造等の多重レベル構造の反射率は、ARC材料の性能に対する要求水準を高くした。こ等の構造になる前は、エッティングすべき層は、通常光照射に対して透明でない单一の金属層の上に在った。従って、下部に位置する層からのフォトレジストへの好ましくない露光は、実質的にフォトレジストの直下にある单一の金属層に限定されていた。しかし、ダマシンや他の構造においては、いまや導電層上の層の数が増加し、多重レベルのパターン化がされている。

表面形状の中の導電層に加えて、誘電体層及び他の層は照射光に対して比較的透明であり、従って表面形状の多重レベルからのより多くの反射レベルが、上部に位置する層のフォトリソグラフィープロセッシングの妨害となり得る。例えば、ライン及びバイア／コンタクトは基板中の違ったレベルに現れる可能性がある。異なるレベルの異なる表面形状から反射した光は、反射光パターンをフォトレジスト層に戻す結果となり、これは、修正しなければ、フォトレジストの好ましくない露光の原因となり得る。

#### 【0013】

このように、表面形状サイズが小さくなり、低 $\kappa$ 層の堆積が強調され、銅の使用、及び複雑なデュアルダマシン構造に伴って、改善されたARC特性を提供す

るために新しい方法と材料が必要とされている。窒化珪素と酸窒化珪素はARCに使用される代表的な材料であるが、比較的高い誘電率(7.0より大きい誘電率)を持ち、接続ライン相互間の結合部容量を示差的に増大させることがある。結合部容量によりクロストーク、及び/または、抵抗-キャパシタンス(RC)遅延、即ち蓄積されたエネルギーの散逸に要する時間、の発生に至り、デバイスの全体的な性能を低下させことがある。

#### 【0014】

##### 【発明が解決しようとする課題】

新しい材料を求めるについて、他の人達はいくつかの応用に対してシリコンカーバイド(SiC)に何らかの可能性を認めた。しかし、本発明者の知る限りではSiCを使用して、情報源が適切に探求され、相応するARC、バリア層、及びエッチストップが開発されたことは無い。更に、例えば同一のチャンバ内で、低 $\kappa$ 誘電体層と、SiCバリア層、エッチストップ、及びARCを、インシチューで堆積出来る化学薬品の適切な組み合わせとなる情報源はまだ知られていない。上述した、Footeと他に付与された米国特許第5,710,067号を含むいくつかの情報源は、なんらかの形態のシリコンカーバイドをARCとして認識しあるいは示唆している。本発明者の知る限りでは、これら従来の方法を使用して製造したシリコンカーバイドは、低 $\kappa$ 構造に関する新規プロセスの要求に合致させるには有効ではない。例えば、本願に引用して援用する、Ogawaに付与された米国特許第5,591,566号に開示された化学薬品は、珪素、炭素及び水素の別々の供給源を使用している。この一層従来式のやり方は、ULSIへの努力、特にダマシン構造において強調される望ましい低 $\kappa$ よりも高い $\kappa$ に帰着する。また本願に引用して援用する、Careyと他に付与された米国特許第5,360,491号に開示された別の例では、 $\beta$ -SiCと表記される結晶性シリコンカーバイドへの転換を必要とする。SiCに言及したもう一つの参考文献は、本願に引用して援用するEndo他に付与された米国特許第4,532,150号であり、そこでは基板面にSiCを設けるためのもので、xを0.2~0.9の範囲の正数とした $Si_xC_{1-x}$ という特定の構造式に言及している。Endoはバリア層、エッチストップ又はARCとしてのSiCの開示はしておらず、その例において与えたプロセスパラメータは本発明

の好みしい、あるいはほとんどの好みしいパラメータより小さなものである。

本願に引用して援用する L o b o d a に付与された米国特許第5,465,680号には CVDチャンバ内における S i C 膜が開示されているが、約 600°C 未満の低温でその膜を形成することには失敗している。同様に本願に引用して援用する L o b o d a に付与されたもう一つの米国特許第5,818,071号には、低  $\kappa$  の誘電体層と一緒にバリア層として S i C 薄膜を用いることを開示しているが、S i C 自身が低  $\kappa$  の材料であり得ることを開示しそくなっている。本発明者の知るところでは、S i C は本発明まで、本分野における関係者の目を逃れてきた。更に、L o b o d q の'071特許は、最近の技術が使用するダマシン堆積ではなくて、基板堆積で金属層を堆積し、次いで金属をエッチングし、エッチングされた金属層の中に S i C を堆積する、ダマシン構造とは大きく異なる構造を結果する減法堆積に対応するように設計されている。

他の参考文献であって、同様に本願に引用して援用する B o l z と他に付与された米国特許第5,238,866号では、医療の分野に適用するもので、血液に対する親和性が改善されている水素化シリコンカーバイド被膜の形成にメタン、シラン及びホスフィンが使用されている。しかしこれら参考文献は、いずれもバリア層、エッチストップ、あるいは低  $\kappa$  の A R C として使用される以下のプロセス様式による S i C に関する開示を含んでいない。

### 【0015】

回路の複雑性の増大は、プロセッシングステップにも拍車をかけている。プロセッシングを完成するためのチャンバ間の移動は、製造プロセスの速度を落とし、かつ汚染の公算を大にする。従って、多重層上のインシチュウプロセッシングの遂行によって、チャンバの囲われたクラスタ外での移動を減らすこと、あるいは更にプロセッシングチャンバ自身の外での移動を減らすことにより、プロセッシングは恩恵を受けるであろう。プロセッシングは、一層又は複数の層の、バリア層、エッチストップ、ARC及び誘電体層等の多重層に使用される同一又は類似の前駆体を含むことが好みしいであろう。

### 【0016】

従って、I C、特にダマシン構造において、低  $\kappa$  バリア層、エッチストップ、

及びARCとしてシリコンカーバイドを使用する改善されたプロセスに対する要望、及びこれらの層を交互に、かつ関連する誘電体層と共に、インシチュウ堆積させることについての要望がある。

### 【0017】

#### 【課題を解決するための手段】

本発明は、特定のプロセス様式に従って形成されIC用途でプリメタル誘電性(PMD)レベルを含むマルチレベルのバリア層、エッチストップ及び/又はARCに有用なSiC材料を提供し、また、バリア層、エッチストップ及びARCのためにSiC材料とのインシチュウにより堆積された誘電体層を提供する。好ましくは、チャンバはバリア層、エッチストップ、ARC及び誘電体層に対して同一又は類似の前駆体を供給するように構成されている。ここで、誘電体層は異なる前駆体を用いて堆積させることができる。本発明は、導電性材料として拡散性の高い銅を使用するICに特に有用である。本発明は、特に銅を充填した表面形状等の金属表面に生じ得るいかなる酸化物をも減らすために、アンモニア等の還元剤を含むプラズマも使用可能である。本発明は、誘電率が7.0未満のSiCを製造するために、おそらくは他の炭素源または水素源とは無関係に、かつ好ましくは実質的な量の酸素の不存在下で、珪素及び炭素源として有機シランの使用を含むプロセッシング様式も提供する。この特別なSiC材料は、ダマシン構造等の複雑な構造において有用であり、バリア層、エッチストップ、及びARC等の種々の層に関する多様な能力で使用されたときインシチュウ堆積の助けになり、かつ付随する誘電体層のインシチュウ堆積を含めることができる。

### 【0018】

基板上にシリコンカーバイドのバリア層を形成する好ましいプロセスシーケンスにはプロセスチャンバ内に珪素、炭素及び希ガスを導入するステップと、チャンバ内でプラズマを発生させるステップと、プラズマの存在を介して珪素と炭素を反応させてシリコンカーバイドを形成するステップと、チャンバ内で基板上に誘電率が7.0未満のシリコンカーバイドの層を堆積させるステップと、シリコンカーバイドの層とのインシチュウにより第1の誘電体層を堆積させるステップとが含まれる。

**【0019】**

本発明のもう一つの形態では、基板上にシリコンカーバイドバリア層を堆積させるステップと、バリア層とのインシチュウによりバリア層の上に第1の誘電体層を堆積させるステップと、第1の誘電体層とのインシチュウにより第1の誘電体層の上にエッチストップを堆積させるステップと、エッチストップとのインシチュウによりエッチストップの上に第2の誘電体層を堆積させるステップと、第2の誘電体層とのインシチュウにより第2の誘電体層の上に反射防止被膜を堆積させるステップとを包含する、基板上にシリコンカーバイドをインシチュウ堆積させるステップが含まれる。

**【0020】**

本発明のもう一つの形態では、7.0未満の誘電率を持ち基板上に堆積したシリコンカーバイドの層と、シリコンカーバイドの層とのインシチュウによりシリコンカーバイドの層の上に堆積した第1の誘電体層とを有する基板を含んでいる。

**【0021】****【発明の実施の形態】**

上述した外貌を有する様態により、本発明の利点及び目的が達成され、詳しく理解されうるが、添付図面に図示された実施例に言及することにより、上に要約した本発明の一層詳細な説明が得られるであろう。

**【0022】**

しかし、添付図面に記載するのは本発明の単なる代表的な実施例であって、従って本発明の技術的範囲を制限すると考えるべきでないことに注目すべきであり、それは本発明が他の等しく有効な実施例に対して許容可能だからである。

**【0023】**

本発明は、特定のプロセス様式に従って形成されIC用途でプリメタル誘電性(PMD)レベルを含むマルチレベルのバリア層、エッチストップ及び/又はARCに有用なSiC材料を提供し、また、バリア層、エッチストップ及びARCのためにSiC材料とのインシチュウにより堆積された誘電体層を提供する。誘電体層は、SiC材料とは異なる前駆体を用いて堆積させることも可能だが、S

SiC材料と同一あるいは類似の前駆体を用いるのが好ましい。本発明は、高拡散性の銅を導電性材料として使用するSiCに対して特に有用である。本発明は、特に銅を充填した表面形状等の金属表面に生じ得るいかなる酸化物をも減らすために、アンモニア等の還元剤を含むプラズマも使用可能である。本発明は、誘電率が7.0未満のSiCを製造するために、おそらくは他の炭素源または水素源とは無関係に、かつ好ましくは実質的な量の酸素の不存在下で、珪素及び炭素源として有機シランの使用を含むプロセッシング様式も提供する。この特別なSiC材料は、ダマシン構造等の複雑な構造において有用であり、インシチュウ堆積まで導電性であって、バリア層、エッチストップ、及びARC等の種々の層に関する多様な能力で使用されたときは特にそうであり、かつ関連する誘電体層のインシチュウ堆積を含めることができる。

#### 【0024】

以下に述べる通り、望ましい特徴は、材料をインシチュウで堆積することを含み、即ち、好ましくはプラズマチャンバ中等の与えられたチャンバ内で、あるいは集積されたクラスタツール配列等のシステム内で、材料を途中の汚染環境にさらすことなく、堆積させる。インシチュウプロセッシングは、酸化されるのが早い銅導電体に対して特に重要であろう。本SiC材料を創生するために以下に説明するのと同一の又は類似の前駆体を使用し、異なるプロセス様式を利用しかつ酸素と反応させて、低 $\kappa$ 誘電体材料等の別の材料を創生することも可能であろう。本発明の使用により、一つのあるいは複数のプロセスチャンバ内で種々の層をインシチュウ堆積させる可能性が高められる。例えば、異なる材料を得るために異なるプロセス様式を用いて、バリア層、下部に位置する誘電体層、エッチストップ、上部に位置する誘電体層、ARC、及びその他の層を、一つのチャンバ内で堆積させることができる。

#### 【0025】

図4に、本発明を用いたデュアルダマシン構造の好ましい実施例を示す。具体的には、上記構造は、本発明によるSiCと誘電体層を生成するために、一以上の誘電体層の堆積と、インシチュウ堆積されたSiCバリア層、エッチストップ、及びARCとを含んでいる。誘電体層は、SiC材料と同じあるいは類似の前

駆体を用いて堆積させることも、異なる前駆体を用いて堆積させることもできる。本実施例は、特に銅を充填した表面形状等の金属表面に生じ得るいかなる酸化物をも減らすために、アンモニア等の還元剤を含むプラズマも使用可能である。

### 【0026】

デュアルダマシン構造を開発するためには、少なくも二つの方式を使用でき、ライン／トレンチがバイア／コンタクト同時に充填される。“座ぐり”方式では、例えば、バリア層、第1の誘電体層、エッチストップ、第2の誘電体層、ARC及びフォトレジストを堆積させ、次いで基板をエッチングしてICを形成する。図4において、集積回路10は下部に位置する基板60を含み、その基板の上には堆積した一組の層を含んでいてよく、その基板の中には表面形状62が形成されている。もし銅等の導体が表面形状62を覆って堆積していると、導体は酸化される場合がある。種々の層をインシチュウ堆積すると、前記酸化物をアンモニア等の窒素と水素の還元剤を含有しているプラズマにさらすことができ、酸化物が減少する。本願に引用して援用する、同時係属している米国出願番号09/193,920号に一つの実施例が説明されている。ここでは、チャンバの圧力範囲が約1～9 Torr (=133.3～1200Pa)のときにアンモニアのフローレートが約100～1000sccm、200mmのウェハーに対してRF出力が約100～1000ワット、かつシャワーHEADと基板の間隔が約200～600ミル(=5.08mm～15.24mm)という値を用いて、プラズマプロセスパラメータを説明している。

### 【0027】

本発明に係るSiCは、バリア層、エッチストップ、及びARCとしてインシチュウ堆積させることができ、誘電体層を含んだインシチュウ堆積も伴う。例えば、好ましくは厚さが約500Å(=50nm)のSiCのバリア層64は基板と表面形状を覆って堆積している。基板を取り外す必要性はなく、バリア層64を覆って、好ましくは約5000Åの厚さに誘電体層66をインシチュウ堆積することができる。好ましくは、誘電体層は低 $\kappa$ 特性を有する酸化物系材料の誘電体である。誘電体層は、ドーピング処理をしないシリコンガラス(USG)としても知られているドーピング処理をしない二酸化珪素、フッ素をドーピングしたシリコンガラス(FSG)、又はいくつかは低 $\kappa$ 材料でありうる他の珪素-炭素

一酸素系材料であってよい。やはり本発明に従ったSiC材料からなる低 $\kappa$ のエッチストップ68は、次いで誘電体層66の上に、厚さ約200Å～約1000Å、好ましくは約500Åの厚さにインシチュウ堆積されている。エッチストップ材料は一般的にはエッティングされる誘電体層よりも低いエッティング速度を持ち、かつ予め定められた深さに達することを保証するため、エッティングプロセスに幾ばくかの柔軟性が許される材料である。特性を巧みに制御したエッティングプロセスにおいては、エッチストップは不要かもしれない。もう一つの誘電体層70は、エッチストップ68を覆って堆積されており、厚さが約5000Å～約10000Å、好ましくは約7000Åである。誘電体層70の材料は誘電体層66と同じでありうる。同様に、誘電体層70は、バリア層64と、誘電体層66と、エッチストップ68との存在下、インシチュウ堆積することができる。やはりSiC材料で作られ好ましくは厚さ約600ÅであるARC72は、下部に位置するエッチストップ及びバリア層と同一か類似の化学反応を使用して、誘電体層70の上に堆積される。ARCの堆積の後、図1のフォトレジスト層19と同様のフォトレジスト層（図示せず）がARC72の上に堆積される。フォトレジストの堆積と露光、及びエッティングは、普通別のチャンバで実施されるであろう。フォトレジストは、伝統的なフォトリソグラフィ技術を使用して、バイア／コンタクト20aのパターンを形成するために露光される。これらの層は、次いで、通常フッ素、炭素及び酸素イオンを使用して、伝統的なエッティングプロセスを用いてエッティングされ、バイア／コンタクト20aが形成される。その後このフォトレジスト層は除去される。別のフォトレジスト層が堆積され、ライン／トレンチ20b等の表面形状をパターン化するために露光され、そして層はエッティングされてライン／トレンチ20bを形成する。その後このフォトレジスト層は除去される。表面形状を覆って、あるいは表面形状間の部分の上に、ライナー22が必要とされる場合があるが、通常これはTa、Ta<sub>x</sub>N、Ti、Ti<sub>x</sub>N及び他の材料で形成される。銅やアルミニウム等の導電性材料20が、バイア／コンタクト20a及びライン／トレンチ20bの両方の中に、同時に堆積される。一旦導電性材料20が表面形状を覆って堆積されると、これもまた、いかなる酸化物も還元するために、アンモニア等の還元剤を含有するプラズマに曝露してもよい。導

電性材料が後にくる層を通って拡散するのを防ぐ一助として、導電性材料20を覆つてもう一つのSiCのバリア層75を堆積させてもよい。

### 【0028】

デュアルダマシン構造を創造するもう一つの方式は、“自動調心コンタクト”(SAC)方式である。SAC方式は、エッチストップを覆つてフォトレジストが堆積され、そのエッチストップがエッティングされ、そしてフォトレジストが除去される点を除いて、座ぐり方式に類似する。次いで、もう一つの誘電体層等の後の層が、パターン化されたエッチストップと、誘電体層を覆つて堆積されたARCと、ARCを覆つて堆積された第2のフォトレジスト層とを覆つて堆積され、この堆積体は再びエッティングされる。例えば、図4の実施例において、通常エッチストップを堆積させたのとは別のチャンバ内で、エッチストップ68を覆つてフォトレジスト層(図示せず)が堆積される。エッチストップ68はエッティングされてバイア／コンタクト20a用のパターンを形成する。フォトレジスト層は除去される。次いで、エッチストップが堆積されたのと同じチャンバ内で、誘電体層70とARC72をインシチュウ堆積させることができる。もう一つのフォトレジスト層がARC72の上に堆積される。このフォトレジストは、次いで、ライン／トレニチ20b用のパターンを形成するために露光される。ライン／トレニチ20bとバイア／コンタクト20aは、次いで同時にエッティングされる。その後フォトレジスト層は除去される。導電性材料20、及び必要ならば、もう一つのバリア層75が基板を覆つて堆積される。

### 【0029】

インシチュウプロセッシングは、異なる材料及び様式の数の減少と、特にSiCをバリア層、エッチストップ、ARC層として、そしてパッシベーション層や水分バリアとしてさえ使用できるので、機能強化されている。インシチュウプロセッシングは、誘電体層の堆積に同一又は類似の前駆体を使用することにより、好ましい実施例においては更に機能強化されている。チャンバの清浄等のために、層の堆積の間にチャンバから基板を取り出す必要性を減少させあるいは必要なくしたことは、スループットを改善し、休止時間を減らし、かつ汚染の危険性を減少させた。

**【0030】**

いくつかの例では、プロセス条件を調整することによりエッティングを同じチャンバ内で実行することができるであろう。けれども、多くの例では、基板はエッティングチャンバに移されるであろう。この例等の場合には、本願に引用して援用する、本発明の現譲受人に譲渡された米国特許第4,951,601号に示されたクラスタツール等の、堆積チャンバとエッティングチャンバの両方を有するクラスタツールの中でプロセッシングを実行してもよい。密閉可能なクラスタツールは、周囲の環境に不必要に晒すことなく、クラスタツールの中でのプロセッシングを可能にせしめる。けれども、可能ならば、より大きなスループットを目指してチャンバ間の移動時間を減らすために、同じチャンバ内でのプロセッシングを可能にする配列が好ましい。

**【0031】**

更に、インシチュウ堆積は、堆積した層と先行する層の間の、切り替えの変化率に対する正確な制御を提供する。二層の間の切り替えは、層を堆積させる化学薬品と関連するプロセスパラメータの切り替えで制御される。本発明に係る方法は、プラズマと、プロセスガスのフローレートと、他のプロセッシングパラメータとに対する制御を介して、切り替えの正確な制御を可能にしている。切り替えは突然のときもあり、例えば、プラズマを消滅させ、その後に基板をチャンバの中に残したまま誘電体層や種々のSiC層を堆積させることで達成できる。ゆっくりとした切り替えも、例えば、プロセスガスのフローレートを変えることで達成できる。

**【0032】**

FSG誘電体層を堆積させるプロセスでは、誘電体層からSiC層に滑らかに切り替えるために、ヘリウム又はアルゴンのフローレートを増加させながら、通常FSGの堆積に使用される四フッ化珪素のフローレートを減らせばよいであろう。切り替えにおけるこの柔軟性は、多重の層をインシチュウ堆積する能力によって可能にされている。

**【0033】**

上記議論は例示的なシーケンスに言及したものであり、こ等のシーケンスに限

定したものと解してはならない、何故なら、こ等のインシチュウプロセッシングは色々なシーケンスに応用できる可能性があるからである。また、これらの構造はデュアルダマシン構造の例示であり、可能な実施例を限定することを意図していない。

### 【0034】

以下に説明するように、SiCは多様な能力で使用可能なので、表1に、本発明のSiCをバリア層、エッチストップ、及びARCの少なくとも3つに使用する際の望ましい特性を示す。

### 【0035】

【表1】

バリア/エッチストップ/ARCの望ましい特性	
反射防止被膜の屈折率(n)、吸収率(k)	<ul style="list-style-type: none"> <li>多用途安定性</li> <li>多目的使用</li> <li>特定のn, kに対して保持された低κ</li> <li>安定で繰り返し可能</li> <li>望ましくない反射の除去</li> <li>多重フォトリソグラフィで使用</li> </ul>
銅に対する優れたバリア性能	<ul style="list-style-type: none"> <li>良好な接着</li> <li>400°C~450°Cでのアニーリングにおける銅の不拡散</li> </ul>
USG/FSG/他の低κ誘電体材料に対する高いエッチング選択性	エッチストップ>20、1
低い誘電率	<ul style="list-style-type: none"> <li>IMDダマシン堆積体における実効誘電率(<math>K_{eff}</math>)の全体としての低減</li> </ul>
良好な電気的性能	<ul style="list-style-type: none"> <li>高い破壊電圧</li> <li>低い漏電</li> </ul>
生産性/製造可能性	<ul style="list-style-type: none"> <li>プロセスの安定性と微量制御</li> <li>スループット改善のためのインシチュウプロセス、例えば、エッチストップ存在下でUSGの堆積</li> </ul>

### 【0036】

先に述べた通り、本発明において低κ材料とは、伝統的にバリア層材料として使用される窒化珪素の誘電率よりも低い、7.0未満の誘電率を持つ材料と定義する。低誘電率値に関するのは、多重レベルを備えた基板堆積物の複合誘電率である、“実効”誘電率である。実効誘電率は、層厚、層の誘電率、表面形状の

間隔、及び表面形状の寸法等の因子に基づいている。予測される実効誘電率を計算するために、アヴァント社(Avant Corporation)から市販されている“ラファエル(Rafael)”等のソフトウェアが使用可能である。例えば、低 $\kappa$ 誘電体層の普通の値は約2.7である。SiN層は少なくとも7.0の $\kappa$ 値を持つであろう。SiN材料を低 $\kappa$ 誘電体材料と一緒に使用すると、複合体の実効 $\kappa$ 値が増大し、低 $\kappa$ 値の誘電体材料を使用する優位性の幾ばくかは相殺されるであろう。これに較べて、本発明に係る $\kappa$ 値が5未満、好ましくは約4.2のSiCを使用すると、低 $\kappa$ 誘電体材料の使用に伴って得られるであろう利益がより大きくなる。複合構造に対する望ましい実効誘電率値は約5.0未満、最も好ましくは3.0未満であろう。

#### 【0037】

SiCがARCとして使用される場合に望ましい特性は、上述した低 $\kappa$ 性能と共に、ARCの吸収率“k”及び厚さ“t”と関連した適切な屈折率“n”を含み、別の値を選んでもよいが約5%未満の低屈折率を得て、本発明がなされる前は通常必要とした各応用に対応してプロセス様式を調整及び変化させる必要無しに、被膜が多種の応用に使用できるようにする。

#### 【0038】

低 $\kappa$ の特質故に、ARCは基板上に残留することができるので、これは、例えば下部に位置する誘電体と銅等の導電性材料との間のバリア層としても作用することができる。層間の接着性は、層間の剥離を軽減し、かつ、若干の事例では層間のキャパシタンスと抵抗を低減する上で重要である。ARCがバリア層として使用される場合には、例えば400°C～450°Cの基板アニーリング温度で材料の拡散が実質上起こらないようにすべきである。“実質上起こらない”という用語は、層内部へのいかなる実際の拡散も、バリア層及び/又はエッチストップとして作用する層の能力に影響するであろうよりも小さいという、機能的な用語を意図している。例えば、本発明のSiCは拡散を約250Åまでに制限する。銅の拡散は目標の電流/電圧路を損ない、クロストークの原因になることがある。上述したように、表面形状のサイズが縮少するため、誘電率が低ければ低いほど、好ましくは7.0未満であるが、クロストークとRC遅延の確率が低くなる。

## 【0039】

SiCはダマシン構造中で使用され、一実施例において論じたように多目的バリア層、ARC及びエッチストップとして作用する場合があるので、USG、FSG、あるいは他の低 $\kappa$ 誘電体材料に対する20、1以上のエッチング選択比を示すというような、適切なエッチストップ特性を持つ事も有益であろう。これに加えて、本材料には2MV以上の高い破壊電圧、即ち、分子が破壊して有害な電流路を引き起こすときの電圧勾配を持たせるべきである。SiCは、同様に、層内の漏れを小さくすべきであり、即ち、材料の内部を容量を伴って流れる浮遊直流電流を小さくすべきである。

## 【0040】

表2に、200mmウエハ堆積チャンバ内で本発明に係るSiCを形成する際に適用されるプロセスパラメータを示す。好ましい実施例では、珪素と炭素は、シラン系化合物等の共通の化合物から誘導した。しかし、炭素はメタン等の他の化合物で補充することもできるかもしれない。適切なシラン系化合物としては、メチルシラン( $\text{CH}_3\text{SiH}_3$ )、ジメチルシラン( $(\text{CH}_3)_2\text{SiH}_2$ )、トリメチルシラン( $(\text{CH}_3)_3\text{SiH}$ )、ジエチルシラン( $(\text{C}_2\text{H}_5)_2\text{SiH}_2$ )、プロピルシラン( $\text{C}_3\text{H}_8\text{SiH}_3$ )、ビニールメチルシラン( $\text{CH}_2=\text{CH}(\text{CH}_3\text{SiH}_2)$ )、1,1,2,2-テトラメチルジシラン( $\text{HSi}(\text{CH}_3)_2-\text{Si}(\text{CH}_3)_2\text{H}$ )、ヘキサメチルジシラン( $(\text{CH}_3)_3\text{Si}-\text{Si}(\text{CH}_3)_3$ )、1,1,2,2,3,3-ヘキサメチルトリシラン( $\text{H}(\text{CH}_3)_2\text{Si}-\text{Si}(\text{CH}_3)_2-\text{SiH}(\text{CH}_3)_2$ )、1,1,2,3,3-ペンタメチルトリシラン( $\text{H}(\text{CH}_3)_2\text{Si}-\text{SiH}(\text{CH}_3)-\text{SiH}(\text{CH}_3)_2$ )、ジメチルジシラノエタン( $\text{CH}_3-\text{SiH}_2-(\text{CH}_2)_2-\text{SiH}_2-\text{CH}_3$ )、ジメチルジシラノプロパン( $\text{CH}_3-\text{SiH}-\text{CH}_2-\text{CH}_2-\text{SiH}-\text{CH}_3$ )、テトラメチルジシラノエタン( $(\text{CH}_2)_2-\text{SiH}-\text{CH}_2-\text{CH}_2-\text{SiH}-\text{CH}_2$ )、テトラメチルジシラノプロパン( $(\text{CH}_3)_2-\text{Si}-\text{CH}_2-\text{CH}_2-\text{Si}-\text{CH}_3$ )、及び他のシラン系化合物を挙げることができるが、これらに限定されるものではない。本発明の目的に対して、本明細書に用いた用語“有機シラン”には、別途指示なき場合、上記リストに記載のものを含み、少なくとも一個の炭素原子を結合させた何らかのシラン系化合物が含まれる。好ましい有機シラン

は、 $\text{SiH}_n$  ( $\text{CH}_3$ )<sub>4-n</sub>、又は $\text{Si}_2\text{H}_m$  ( $\text{CH}_3$ )<sub>6-m</sub>で表される構造を有する。ここで、 $n=1 \sim 3$ の整数、 $m=1 \sim 5$ である。表2では、使用した化合物はトリメチルシランとメチルシランであった。ヘリウム又はアルゴン等の希ガスが存在しており、他のガスを使用することも可能であろうが、プロセス安定化の一助の役割を果たすことが出来よう。

#### 【0041】

以下に説明するプロセス様式は、バリア層、エッチストップ及び／又はARCに関して表1に示した特性の少なくともいくつかに適合するSiC材料を提供する。ここに説明するSiCの特性は、堆積すべき層をより薄くし、望ましい薄膜特性を達成することを可能にする。図4に示した一実施例において、上部に位置するARCであるSiCは、この分野で従来一般的に苦労の元であったSiC ARCの厚さの調整を必要とせずに、下部に位置する誘電体層が種々の範囲の厚さを取ることを許容する。本発明のSiC材料には銅の拡散に大きな耐性があり、銅の拡散限界がバリア層内で深さ約200～250Åにあることがテストデータで示される。図12に示したもう一つの実施例においては、図4の上部に位置する層であるARCを使用しないで、本SiC材料は複合低 $\kappa$ のエッチストップ／ARCを提供している。図15に示したもう一つの実施例では、誘電体層の下にあるバリア層はARCとして機能している。

#### 【0042】

#### 【表2】

プロセスの例示 バリア層／エッチストップ／ARC

パラメータ	範囲	好ましい範囲	最も好ましい範囲
珪素及び炭素(3MS 又は MS-sccm)	10-1000	30-500	50-200
希ガス(He 又は Ar-sccm)	50-5000	100-2000	200-1000
圧力(Torr)	1-12	3-10	6-10
RF出力(ワット)	100-1000	300-700	400-600
出力密度(ワット/cm <sup>2</sup> )	0.11-2.2	0.67-1.55	0.88-1.33
周波数(MHz)	13.56	13.56	13.56
温度(°C)	100-450	200-400	300-400
間隔(ミク)	200-600	300-600	300-500

#### 【0043】

上記のプロセス様式によって開発された特性は、通常認知されているSiCの特性とは異なる。本発明に従ったSiC薄膜は、カリホルニア州サンタクララのアプライドマテリアルズインコーポレーテッド(Applied Materials, Inc. of Santa Clara, California)から入手できるD×Zチャンバ中で堆積させた。トリメチルシラン等の反応ガス源が、約30～500標準立方センチメートル毎分(ccm)の流量で、より好ましくは約50～200 ccmの流量でチャンバ内に流入された。ヘリウム又はアルゴン等の希ガスは、約100～2000 cm/sの速度で、より好ましくは約200～1000 cm/sの速度で、チャンバ内に流入させた。チャンバ圧は約3～10 Torrの間に、より好ましくは約6～10 Torrの間に、保持した。単一の13.56 MHzのRF電源を使用し、アノードとカソードに、電力密度が約0.67～1.55ワット/cm<sup>2</sup>で約300～700ワットの電力を供給して、より好ましくは電力密度が約0.88～1.33ワット/cm<sup>2</sup>で約400～600ワットの電力を供給して、シラン系ガスを導入したチャンバ内にプラズマを形成させた。RF電源は、チャンバ内に導入された反応性素材の分解を促進するため、一般的には13.56 MHzのより高い周波数のRF電力と360 kHzのより低い周波数のRF電力を供給する、混合周波数RF電源であってもよい。SiCの堆積の間は、基板の表面温度を約200°C～400°Cの間に、より好ましくは約300°C～400°Cの間に、保持した。“シャワーへッド”等のガス分散エレメントからのガス分散は、シャワーへッドから基板までの間隔距離を約300～600ミルの間に設定して、より好ましくは約300～500ミルの間に設定して、実施した。炭素は、他の炭素源からは切り離して、トリメチルシラン又はメチルシランから誘導した。反応ゾーンに実質的な酸素源を導入せずに反応が起きた。

#### 【0044】

表2に示したパラメータを使用した場合、図6に示した従来のSiC薄膜と比較して、図5に示した様に、本発明に係るSiC内には異なる結合構造が生じている。図5は、本発明に係るSiCに関するフーリエ変換赤外線(FTIR)チャートを示す。種々の波数に現れる種々のピークは構造に特有であり、このグラフは特別な格子間結合の存在を示唆している。トリメチルシランを用いて表2の

最も好ましいパラメータを適用すると、CH<sub>2</sub>/CH<sub>3</sub>、SiH、SiCH<sub>3</sub>、Si-(CH<sub>2</sub>)<sub>n</sub>及びSiCなる結合構造を含む堆積が得られる。

#### 【0045】

図6は、シランとメタンを用いて堆積させて得られた従来のSiC材料に関する比較の結果を示す。これから判る通り、Si-(CH<sub>2</sub>)<sub>n</sub>に対応するピークは無く、SiCH<sub>3</sub>に対応するピークでさえ認知できるほどではない。従来既知のSiCの堆積よりも優れたバリア層/エッチストップ/Arc性能を提供するに際し、本発明に係るSiCはこれらの予期せぬ結果を付与した。これらの特性は、本発明に係るSiCを本明細書に開示した多様な能力で用いることを許容する。

#### 【0046】

図7-11は、本発明に係るSiC Arcの種々の特性を示す。図7は、標準の波長である633nmの光で露光した実験結果を、誘電率と屈折率を各軸にとり、種々の材料について表したグラフである。x軸は上述した屈折率nである。x軸上の値が低いほど好ましく、光学的品質と透明性がより優れている。y軸は誘電率を表す。“低κ”の基板堆積体を得るために、y軸上の値が低いほど好ましい。例えば、一般的にはSiNは、n値が約2.0で誘電率値が7.3であり、低κの用途には適さない。最新鋭技術のArcは酸窒化珪素の一種であるDARC TMだが、誘電率は約8.5~9.0であり、波長248nmで露光した際のn値は約2.2である。本発明に係る好ましいSiCの誘電率は約4.2である。

#### 【0047】

SiC #1は、Ogawaに付与された米国特許第5,591,566号に記載されている、シランと、メタン/エタン/プロパン及び二原子水素を別々に使用する、伝統的な化学薬品を使用した実験結果に対応する。このSiCは約2.4のn値と、低κの素子で堆積させるのは望ましくない約7.8の誘電率を持っている。

#### 【0048】

SiC #2は、本発明の化学薬品を使用して堆積させたSiCの一つである。n値は約2.3で、誘電率は約5.1である。上述した表2のパラメータを用い

て、SiC #3はよりよい光学特性を産出した。即ち、図7の波長633nmの露光でn値は約1.9、誘電率は約4.2であった。このように、光学的及び抵抗的に、本発明に係るSiCは最近強調されている低κ構造に適しており、バリア層、エッチストップ、及びARCとして使用可能である。重要なのは、従来の高κのSiC ARCあるいはSiN ARCとは著しく違つて、本発明に係るSiCは、フォトレジストの露光後及び基板のエッチング後に、堆積体の低κ特性を維持するために層から除去する必要が無いことであり、結果としてプロセッシングステップが少なくなる。

#### 【0049】

図8は、波長248nmを用いて露光した場合の、SiC及び酸窒化珪素の、屈折率nと吸収率kの対応を表すグラフである。本発明に係るSiCは、種々のn及びk値に調節することができ、また、酸窒化珪素と比較している。酸窒化珪素のARCは約9という高い誘電率を持っており、かつ、急な勾配が示すように、n値の小さな変化に伴つて急激に増加するので、k値の制御が困難である。較べると、本発明に係るSiCは約4.5の誘電率と、より平らな曲線が示す通りもつと安定あるいは制御可能な吸収率kを持っている。余分な反射を吸収するためには、より高い吸収率が望ましい。しかし、吸収率の増加に伴つて誘電率が増加する。従つて、望ましい光学特性と誘電率の間のバランスがある。比較的低い誘電率と安定なプロセス様式を持っている、本発明に係るSiCに関する適切な値は、図8の248nmの露光波長において、n値が2.2でありかつk値が0.4である。248nmの露光波長におけるn及びkインデックスの間の関係は線形であると思われ、以下の等式で近似される。

#### 【0050】

$$k / 0.65 + 1.57 = n$$

フォトリソグラフィの商業用途に対しては、吸収率は約0.2.と約1.0の間の範囲にあり、普通は約0.3と1.0の間にある。本発明に係るSiCは、酸窒化珪素ARCの光学特性に匹敵させ、かつ更に誘電率を約50%減少させることができる。図8において、SiCのn値とk値の対応を表す線の勾配は、約35度で描かれているが、x軸値を起点として約20度から約60度まで変動して良

い。

### 【0051】

低 $\kappa$ 誘電体層は、反応性酸素原子を発生させるためにRF又はマイクロ波出力を使用し、有機シラン、有機シロキサン、あるいはこれらの組み合わせのPECVDによって製造可能である。誘電体材料は、メチルシランやトリメチルシラン等の上述した前駆体を使用し、一酸化二窒素(N<sub>2</sub>O)の共存等の酸素の存在下の反応で、堆積される。誘電体層を製造するためには、表2に挙げたプロセス様式が使用可能であることが好ましい。しかし、誘電体材料を形成するには他のプロセス様式が使用可能である。例えば、一実施例では、有機珪素化合物を、好ましくはN<sub>2</sub>Oを用いて、堆積した薄膜の炭素含有量が原子の重量で1から50%、好ましくは約5から30%となるように酸化した。混合周波数RF電源を用いて、PECVDシステムのシャワーヘッドには13.56MHzの高RF電力を供給し、システムの台座には約360kHzの低RF電力を供給した。パルス化RF電力が、約10%～30%のデューティサイクルの間に、約20ワット～500ワットで、13.56MHzのRF電力を提供した。200mmのウエハを用いて、高周波RF電力の電力密度は好ましくは約1ワット/cm<sup>2</sup>未満であった。低周波電力は、デューティサイクルが約10%～30%のパルス化RF電力に対して約0ワット～50ワットで作動している。定RF電力が約10ワット～200ワットで、13.56MHzのRF電力を提供した。有機シラン及び/又は有機シロキサンが、約5sccm～500sccmの流量で、酸化ガスが約5sccm～2000sccmの流量で、PECVDチャンバに流入された。低電力堆積が約20°C～40°Cの温度範囲で行われた。チャンバ圧は約10Torr未満の低圧であった。堆積した薄膜を上記低圧で約100°C～450°Cの温度でキュアした。例示的な低 $\kappa$ 誘電体材料に関する開示は、本願に引用して援用する米国出願番号09/162, 915号に説明されている。

### 【0052】

図9は、上で引用した"The Positive/Negative Resist Optical Lithography Model"という名前のコンピュータシミュレーションプログラムを使用し、層厚の種々の組み合わせについて反射率値を描いた、反射率等高線のシミュレーション

グラフである。このシミュレーショングラフは、増加率で基板の反射率を予測するのに用いられ、結果として、隣接する層の厚さに対する一つの層の厚さが反射率に与える影響をマップ化した、反射率の地勢図をもたらす。図9において、最低の等高線が2%の反射率を示し、最高の等高線が16%の反射率を示しており、各等高線は2%増しで描かれている。この図において、x軸は下部に位置する層の厚さ、即ち、図4における誘電体層70の膜厚を表している。y軸は、図4のARC72に対応する、ARCとして使用されるSiCの厚さを表している。低反射率を得る目的は、この例ではフォトレジスト層とARCの間である、フォトレジスト界面における基板からの余分な反射を最小にすることである。反射率の最適値は0%だが、約7%未満の反射率は、フォトリソグラフィの再現性を保証するのに好ましい約5%未満の目標と同じに、商業上許容できる結果を与える。10%の反射率が許容される実施例もあるが、基板中にある表面形状の最近の寸法及び密度に対して、通常は10%の反射率は実用限界である。このように、もし下部に位置する層の厚さが知られており、x軸上で選択されると、5%というような選択された反射率を持つARCの厚さを位置決めして、y軸上の対応する好ましいARCの厚さが予測できる。例えば、図9において範囲76と示されているように、誘電体層の厚さが約6500Å～約6750Åの場合は、5%未満の反射率の基準に適合するためには、約200ÅのARCが必要であることが予測されよう。しかし、こ等の狭い範囲に誘電体を堆積させて確実に製造することは困難で、かつ層間で回路が電気的に絶縁されているというデバイスの要求に適合しない場合がありうる。更に、例えばエッチングの後にもし銅がARC上に堆積された場合に、200Åの厚さでは、銅に対するバリア層として不十分かもしれない。このように、光学的にはこのARC層は十分であろうが、上述したような他の特性は検討を要するかもしれない。この図において、ARCの厚さが約500Åを越えるとグラフに示した誘電体層の厚さの範囲内で、5%未満の反射率が達成される。

### 【0053】

逆に、もし誘電体層の厚さを注意深く制御できるならば、ARC層の厚さを変えるあるいは最小化することができる。例えば、誘電体層の厚さが約6600Å

プラスあるいはマイナス約100Å又は約1.5%である場合には、ARCの厚さを50Å以上とすることができます、かつ反射率が5%未満の光学パラメータに適合させることができます。このように、本発明に係るSiCは、バリア層と、エッチングストップと、ARCとを提供することで多目的材料に対する要望に応え、かつある反射率があたえられたときに多様な誘電体の厚さの光学的要件に单一のARCの厚さで適合できるということで多用途材料に対する要望に応えている。

#### 【0054】

好ましい実施例では、好ましい厚さである約600Åのときに、グラフにおいて78と表示した誘電体層の厚さ全体にわたって、最小の反射率の一つが得られる。本発明に係るSiCのユニークな特性に伴い、ARCは下部に位置する層の厚さには実質的に無関係に堆積させることができます。SiCは好ましくは約500Å～約1000Å以上の間、最も好ましくは約600Åに堆積されると、反射率の好ましい範囲である5%未満に入る、約2%未満の反射率を持つことが予測される。この発見は、各用途に合わせ、下部に位置する層の特定の厚さに従ってARC層のn、k及びtの特性を調整するという一般的な要求とは対照をなしている。ここで、本発明に係るSiCを使用すると、ARC層は、下部に位置する誘電体層の厚さとは無関係に、約600Åに固定された堆積膜厚でよいであろう。この固定された厚さは、下部に位置する誘電体層の厚さと希望する反射率に依存して、通常ARCの厚さの調整が要求される従来のARCとは対照をなしている。

#### 【0055】

本発明に係るSiCは、ポリッシングプロセスの終点を決定するためにポリッシュエッヂストップとしても使用できる可能性がある。堆積体がエッチングされ表面形状が導電性材料で充填された後で、あるプロセッシングシーケンスでは、過剰の導電性材料を除去し、かつ堆積体の上部表面を平滑化するために基板の上表面を研磨する。通常、基板は化学的／機械的研磨(CMP)プロセスで研磨され、その際、研磨の限界を決定するために材料の違いによる研磨速度の差を利用する。

#### 【0056】

SiC ARCは低κ値を持っているので、ARCは基板上に残留することが

でき、かつ基板の実効 $\kappa$ を低く保つために除去する必要が無い。従って、この材料は、表面形状を充填してARCを覆って堆積させることが可能である。次いでCMPプロセスでSiC層の上にある過剰の導電性あるいは他の材料を除去する。CMPプロセスは、プロセスがSiC ARCに遭遇したときに研磨速度の違いを測定し、そしてCMPプロセスは打ち切られる。

#### 【0057】

図10は、本発明に係るSiC ARC72を覆って堆積されたパターン化されたフォトレジスト層74の断面を示している、走査型電子顕微鏡写真の線図である。図10は、図4に示したような、フォトレジスト層が堆積されかつフォトリソグラフィプロセッシングがなされる前はARCが基板の最上層であると考えられる実施例の、フォトリソグラフィの結果を示している。フォトレジスト層74中のライン80の幅は、最近の表面形状寸法を代表する約4分の1μmである。本発明に係るSiC ARC72の使用により、フォトレジスト層74のフォトリソグラフィによるパターン化は、ULSIの縮小した表面形状寸法には重要な、均一で真っ直ぐなライン82をもたらした。表面形状内のパターン化は均一であり、かつ真っ直ぐな、四角い側壁84を持っていた。即ち、角が実質的に丸くなる“フッティング”が実質的に無い、十分に露光された底面86と四角い角88を有し、余分な光の反射による定在波の影響は無かった。ライン間に有るフォトレジストの幅90の最小値から最大値へのばらつきは、プロセッシングに対する標準許容範囲である5%未満である。ラインからラインへの繰り返し特性も図示されている。このように、パターン化されたフォトレジスト層の均一性は、上述した酸塗化珪素ARC等の他のARC材料とは異なり、本発明に係るSiC ARCが微細な表面形状を有するプロセス済みの基板を製造できること、なおかつ低 $\kappa$ 値を持ち続けていることを実証している。

#### 【0058】

本発明に従って堆積されたSiCは、水分バリアとしても使用できる可能性がある。CMPプロセスは、通常湿式のプロセスであり湿気が基板回路を汚染することがありうる。それ故、基板上に層を堆積させ、そうしないと湿式プロセスにより引き起こされるかもしれない湿気の悪影響を防ぐのが好ましい。もしSiC

ARCがポリッシュ・トップ及び上部に位置する層として使用されるなら、そのSiC ARCは水分バリアとして作用するであろう。

#### 【0059】

図11は、30分間沸騰水に晒したSiC材料の水分試験に関するFTIRの結果を示す。上部の線は、沸騰水に晒す前の水分の結果を示しており、両方の線を同じグラフ上で見るために、晒した後の水分の結果を示している下部の線から離れている。試験結果は、本発明に係るSiCはCMPプロセスの間中水分バリアとして作用し、そして水分バリアとしてのアスペクトも同様に満足していることを示している。水分レベルは、特にH-OHのピークである波数1640の位置で認められるが、そこでは二本の線の間で結果は実質的に同一であり、実質的に水分の吸収が無いことを表している。

#### 【0060】

図12は図4の代替の一実施例であり、別個のARCを用いていない。堆積体は、隣接する層の間に設けられた本発明に係るSiC、即ち、誘電体層66と70の間に設けられたエッチトップ68がARCとして作用する特性に依存している。図12に示した層及び番号は、フォトレジスト層74の下部にARC72が無いという違いを除いて、図4で説明した配置に対応している。また、後に続く堆積より前に、例えば表面形状内の導電体上に形成された酸化物を減らすために、還元剤を含むプラズマを使用することもできる。この実施例では、SiCエッチトップ68上の誘電体層70の厚さは、予測した反射率に対応させて、誘電体層66と70にあるSiCエッチトップ68の厚さに連動して調整されている。誘電体層66の厚さは一定に保たれている。フォトレジスト層74は先に説明したように露光されるであろう。バリア層64の厚さは約500Åである。この実施例においては、基板は上部に位置する誘電体層70の下に設けられたSiCエッチトップ68の反射及び吸収特性に依存するであろう。このように、二つの層の厚さは予測により与えられた反射率に関して相互依存しているのである。

#### 【0061】

図13は、図12に示した実施例の反射率のマップで、上部に位置する誘電体

層 70 の厚さとエッチストップ 68 の厚さの対応を示している。y 軸は誘電体層 70 の厚さで、x 軸は SiC エッチストップ 68 の厚さである。図 9 についての議論に類似して、予定した反射率、例えば約 5% 未満に対応して、適切な膜厚の選択が可能である。一例として、約 150 Å プラス/マイナス 50 Å のエッチストップの厚さは、図 13 に示した誘電体層 70 の全範囲内にある膜厚に対する要求を光学的に満足させるであろうし、かつ約 5% 未満の反射率を有するであろう。

### 【0062】

また、膜厚が約 720 Å の SiC エッチストップは、膜厚が約 6500 Å 又は約 7300 Å の最上層である誘電体層と共に使用できるであろう。図 13 に示した厚さ及び他の類似する数値は、工業用の実施例で使用されている通常の厚さである。反射率のパターンは反復しているので、図示されていない、層の他の厚さが使用できるかもしれない。もしもう少し高い反射率、例えば 6% が許容されるならば、エッチストップの膜厚を約 720 Å にしても図 13 に示した全範囲内にある膜厚において、やはり反射率に関する光学的要求を満足させるであろう。逆に、もし誘電体層の厚さを先ず選択しその結果からエッチストップの厚さを決定する場合には、例えば、誘電体層の厚さを僅かな許容幅をもって約 6600 Å 及び約 7400 Å とすれば、反射率が約 5% 未満で、エッチストップの厚さを約 100 Å ~ 約 350 Å の間で選択できるであろう。これらの例は、ARC として作用する SiC が誘電体層の間に位置する場合には、予測したあるいは選択した反射率に対して、エッチストップの厚さとそのエッチストップに隣接する誘電体層の厚さを相互に関連して考慮すべきであることを示している。

### 【0063】

図 14 は、図 12 に示した実施例の別の反射率マップであり、エッチストップの膜厚とエッチストップの下にある下部に位置する誘電体層の厚さとの対応を示している。エッチストップ 68 の下部に位置する誘電体層 66 の厚さは、予測された反射率に対応し、エッチストップ 68 の厚さに連動して調整される。上部に位置する誘電体層 70 は、7000 Å というようなある厚さのに保持してもよいが、一方エッチストップ 68 の厚さと下部に位置する誘電体層 66 の厚さは特定

の反射率に対応して決定される。図14においてy軸はエッチストップの厚さであり、x軸は誘電体層66の厚さである。例えば、SiCエッチストップの厚さを500Åとすると、反射率を5%未満に保つためには、誘電体層66の厚さは約4600Å又は約5400Åにできるであろう。けれども、誘電体層66の厚さは、誘電体層70の異なる膜厚に対応して変わる可能性がある。このように、種々のプロセス要求を満足させる各誘電体層の厚さを決定するためには、反復する解決手法が要求されるかもしれないが、それでもなお総合的には、ここでは約5%未満と設定した反射率の目標を満足させると思われる。

#### 【0064】

図15は、エッチストップが無く、バリア層64がARCとして使用されている、図4及び図12の代替の一実施例である。層と番号は、図12と15では示されているフォトレジスト層74の下部のARC72及びエッチストップ68が無いという違いを除いて、図4と12で説明した配置に対応している。また、後に続く堆積より前に、例えば表面形状内の導電体上に形成された酸化物を減らすために、還元剤を含むプラズマを使用することもできる。もしエッチストップが不要ならば、ステップがより少なくなるので基板プロセッシングのスループットが増大して、かつ実効誘電率がより低い基板が得られる可能性がある。もしプロセスがはっきりと特化されかつエッチングのレートと深さが十分に制御されるなら、そのときにはエッチストップは不要かもしれない。図15に示した実施例において、第2の誘電体層70を欠いていることを補償し、回路が電気的に絶縁されるようにするため、誘電体層66の厚さは大きくされ、約10000Åから約12000Åの厚さがあってもよい。誘電体層66の厚さは、予測した反射率に対応させて、SiCバリア層64の厚さに連動して調整されている。フォトレジスト74は上で説明したように露光されるであろう。けれども、基板は誘電体層66の下にあるSiCバリア層64の反射及び吸収特性に依存するであろう。ここで、これら二つの層の厚さは、選択された厚さ及び望ましい反射率に依存して、相互依存しても独立でもよいであろう。

#### 【0065】

図16は、図15の実施例に関する反射率のマップで、誘電体層66の厚さと

SiCバリア層64の厚さの対応を示している。図16において、y軸は誘電体層の厚さを表し、x軸はバリア層の厚さを表す。間にエッチストップ無しでARCとして使用される場合に、SiCバリア層の好ましい厚さは約700Å～約800Åである。好ましい層厚では、グラフ中に示された誘電体層の厚さの全範囲において予測される5%未満の反射率をもたらし、かくして、SiCはARCに対して、実質的に誘電体層の厚さに依存しない光学特性を提供する。

#### 【0066】

図17は、フォトレジスト層74の下のSiCをARCとして使用した、図15に示した実施例に類似した別の実施例である。図17の実施例では、図4のエッチストップ68を使用せず、かつ通常誘電体層66は図4に示した別個の誘電体層より厚く、例えば約10000Å～約12000Åである。SiCバリア層64は約500Åであるが、この厚さは変える事ができると思われる。図18に示した様に、SiC ARC72の厚さを適切に選択すれば、フォトレジスト層74の反射率に顕著な影響を与えずに、誘電体層66の厚さを変えることができる。

#### 【0067】

図18は、図17の実施例に関する反射率のマップであり、予測反射率について、ARCの厚さとARCの下にある誘電体層の厚さとの対応を示している。図18において、ARC72の厚さをx軸に、誘電体層66の厚さをy軸にとっている。この反射率マップは、ARCの厚さが約520Å以上の場合には、グラフに図示した誘電体層66のどの厚さにおいても反射率は約5%未満になる可能性があることを示している。SiC ARCの好ましい厚さは約600Åである。他の反射率マップと同様に、パターンは繰り返すので、酸化物及び／又はSiC層の厚さは外挿によって決めることができると思われる。本発明に係るSiCの使用により、約5%未満の予測反射率を得るために、下部に位置する層の厚さには無関係にARC層を約600Åに堆積させうる可能性がある。

#### 【0068】

本発明に係るSiCは、隣接する層に拡散しがちな銅等の導電性材料の近傍で使用される可能性があるので、本SiCが耐拡散性であることもまた、好ましい

。図19は、試験片の拡散結果であって、下側の曲線は銅の量を示し、本発明に係るSiCが銅に対して耐拡散性があることを表わしている。この試験片は、200Åの銅の層、銅の上に堆積した800ÅのSiCの層、及びSiCの上に堆積した1000Åの酸化物の層を有する基板であった。y軸で出発して、100Åの酸化物層の表面から0Åの深さにおける値46がおよそ $3 \times 10^{17}$ 原子／立方センチメートル（原子／cc）であることを示している。この値は、酸化物の層を通り抜け800Åの厚さがあるARCに入つて、合わせた深さが約1570Åの地点における値48は約 $1 \times 10^{16}$ 原子／ccに減少している。銅の拡散レベルは、次いで銅と銅バリア界面における値50がおよそ $3 \times 10^{21}$ 原子／ccになるまで、次の230Åの間は対数的に増加する。このように、銅のレベルは界面から約200Å～250Åの範囲でおよそ4桁、即ちおよそ1/10000に減少している。この銅のレベルの減少は、本発明になるSiC材料の有効性を示している。

### 【0069】

本発明は更にチャンバと、チャンバ内反応ゾーンと、反応ゾーン内に基板を位置決めする基板ホルダと、真空システムとを備えたプラズマリアクタを有する基板処理システムを提供する。その処理システムは更に、シラン系化合物と不活性ガスを供給するため、真空チャンバの反応ゾーンに連結するガス／液体分配システムと、反応ゾーン内にプラズマを発生させるため、ガス分配システムに結合したRFジェネレータを備える。処理システムは更に、プラズマリアクタ、ガス分配システム、RFジェネレータ及びコントローラに結合したメモリを制御するコンピュータを備えた上記コントローラを含み、そのメモリはシラン系化合物のプラズマで低誘電率の膜を堆積するプロセスステップを選択するコンピュータ読み取りプログラムコードを含むコンピュータが利用できる媒体を備える。

### 【0070】

処理システムは更に一実施例にあっては、シラン系化合物のバリア層、および/あるいは、エッチストップを堆積させるプロセスステップと、異なる誘電体層を堆積するプロセスステップと、シラン系化合物のキャッピングパッシベーション層を任意に堆積するプロセスステップを選択するコンピュータ読み取りプログ

ラムコードを備えることができる。

#### 【0071】

これまでに示しました説明した実施例は、添付した請求の範囲によって提供されるものを除き、本発明を限定することを意図しない。更に、これらの実施例において、層の順序を変更してもよく、従って、説明及び請求の範囲中の“の上に堆積した”及び類似の語句は、先行する層の上に堆積しているが必ずしも先行する層に直接隣接してはいない層を含み、堆積体の中でより高い位置にあり得る。例えば、限定はしないが、種々のライナー層を誘電体層、バリア層、エッチングストップ、金属層、及び他の層に隣接して堆積させることができるとと思われる。

#### 【0072】

これまでの記述は本発明の好ましい実施例に係るものであり、本発明の別の及び更なる実施例は本発明の基本的な技術的範囲から逸脱せずに案出できるかもしれない、そして、その技術的範囲は以下の請求の範囲から決定される。更に、本明細書、特に請求の範囲において、“ある(a)”または“その(the)”と共に使用する“を含む(comprising)”及びその変形は、引用した一あるいは複数の項目又はリストは少なくとも列挙した一あるいは複数の項目又はリストを含み、そうではない旨の断りがなければ、更に複数個の列挙した一あるいは複数の項目又はリストを含むことがある、ということを意味する。同様に、請求の範囲においても、方法の開示は論理的順序で示されており、とくに記載がないかぎり、開示されたシーケンスに限定されない。

#### 【図面の簡単な説明】

##### 【図1】

基板内のARC上に設けられたフォトトレジスト材料の模式図である。

##### 【図2】

図1のフォトトレジストを露光している光の模式図である。

##### 【図3】

図1及び2の基板がエッチングされて、引き続く表面形状内に堆積するステップの準備がなされた基板の模式図である。

##### 【図4】

本発明に係るS i Cをバリア層、エッチストップ、及びARCとして使用し、インシチュウ堆積した誘電体層を持つダマシン構造の模式図である。

【図5】

本発明に係るS i Cのフーリエ変換赤外線(FTIR)チャートであり、特徴的な結合構造を示している。

【図6】

従来のS i CのFTIRチャートであり、本発明に係るS i Cとは異なる結合構造を示している。

【図7】

種々の材料について誘電率と屈折率の対応を表したグラフである。

【図8】

二種の材料について屈折率と吸収率の対応を表したグラフであり、本発明に係るS i Cが別の率の値に調整できることを示す。

【図9】

図4の実施例に関する反射率の等高線のシミュレーショングラフである。

【図10】

上部に位置する層として本発明に係るARCを用いて作成したパターン化されたフォトレジストを示す、走査型電子顕微鏡写真の線図である。

【図11】

本発明に係るS i Cの吸水試験のFTIRチャートであり、本発明に係るS i Cが水分バリアとしても使用される場合を想定している。

【図12】

図4に代わる実施例であり、上部に位置するARC層を使用せずエッチストップをARCとして使用している。

【図13】

図12の実施例に関する反射率のマップであり、上部に位置する誘電体層の厚さとエッチストップの厚さとの対応を示している。

【図14】

図12の実施例に関する反射率のマップであり、エッチストップの厚さと下部

に位置する誘電体層の厚さとの対応を示している。

【図15】

図4と図12に代わる実施例であり、エッチストップが無くバリア層をARCとして使用している。

【図16】

図15の実施例に関する反射率のマップであり、バリア層をARCとして使用して、バリア層の上部に位置する誘電体層の厚さとバリア層の厚さとの対応を示している。

【図17】

図15の実施例に類似した別の実施例であり、フォトレジスト層の下にSiC ARC層を加えている。

【図18】

図17の実施例に関する反射率のマップであり、ARCの厚さとARCの下部に位置する誘電体層の厚さとの対応を示している。

【図19】

本発明に係るSiC材料中の拡散を示すグラフである。

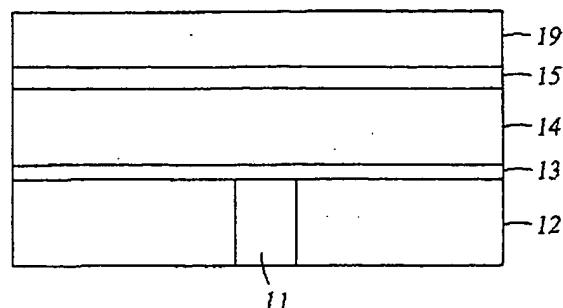
【符号の説明】

10 集積回路、11…表面形状、12…基板、13…バリア層、14…誘電体層、15…ARC、19…フォトレジスト層、20…導電性材料、20a…バイア／コンタクト、20b…ライン／トレンチ、21…マスク、22…ライナー、23…光源、25…露光領域、27…表面形状、46…銅の原子密度測定の始点における値、48…ARC層に拡散した銅の原子密度の値、60…基板、62…表面形状、64…バリア層、66…誘電体層、68…エッチストップ、70…誘電体層、72…ARC、74…フォトレジスト層、75…バリア層、76…誘電体層の厚さ範囲、80…ライン、82…ライン、84…側壁、86…底面、88…角、90…フォトレジストの幅。

【図1】

10

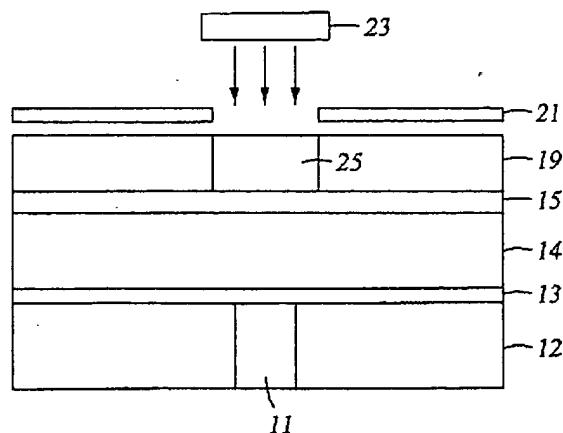
Fig. 1



【図2】

10

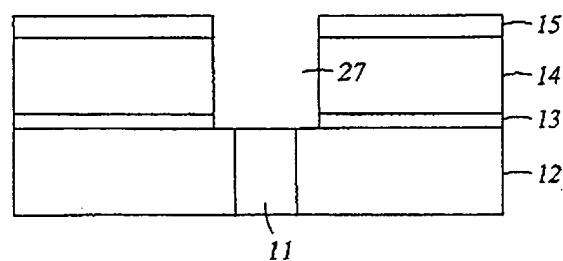
Fig. 2



【図3】

10

Fig. 3



【図4】

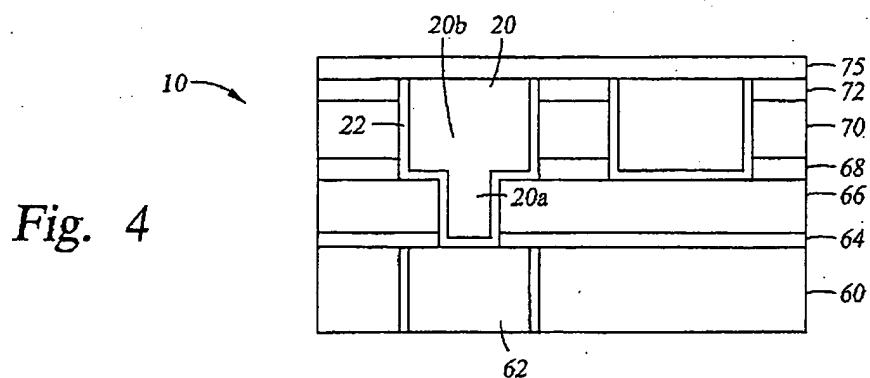
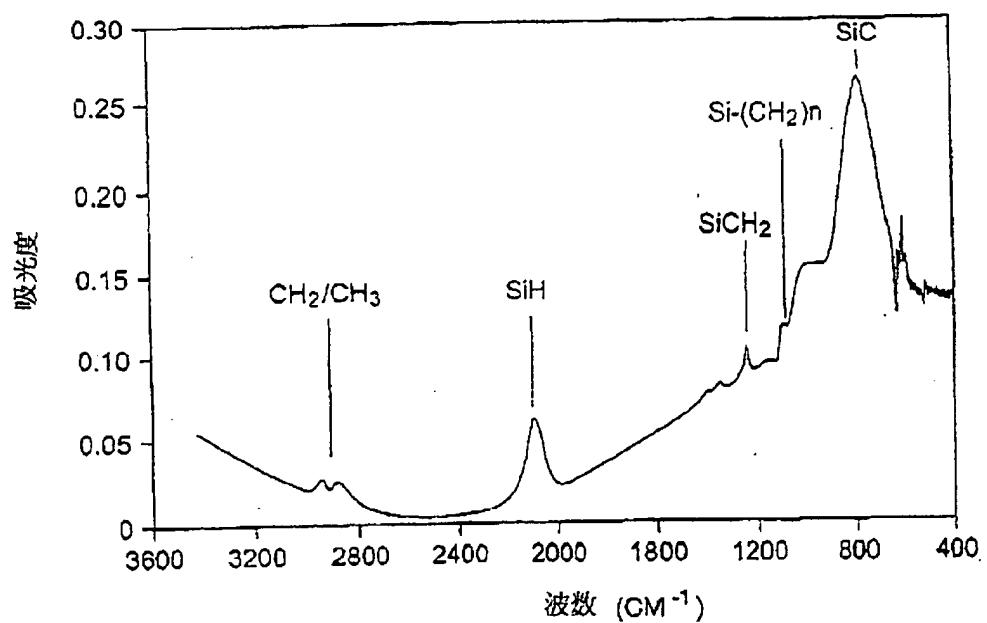
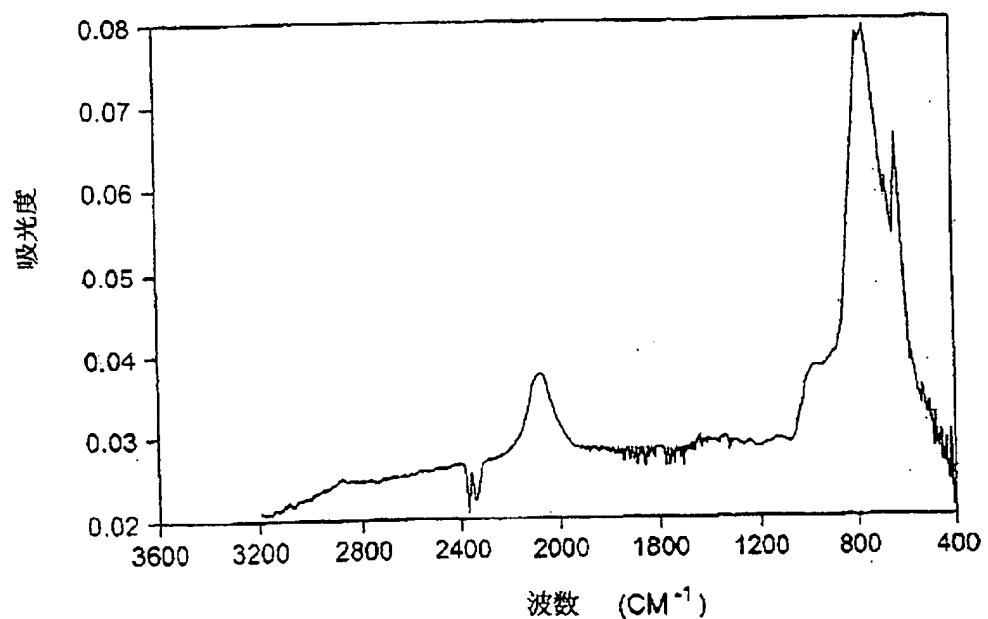


Fig. 4

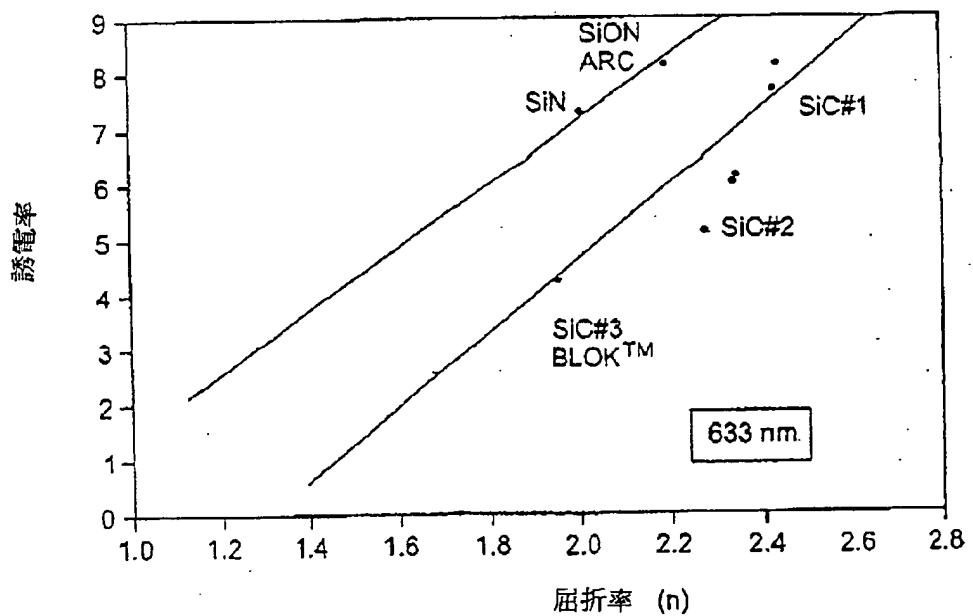
【図5】



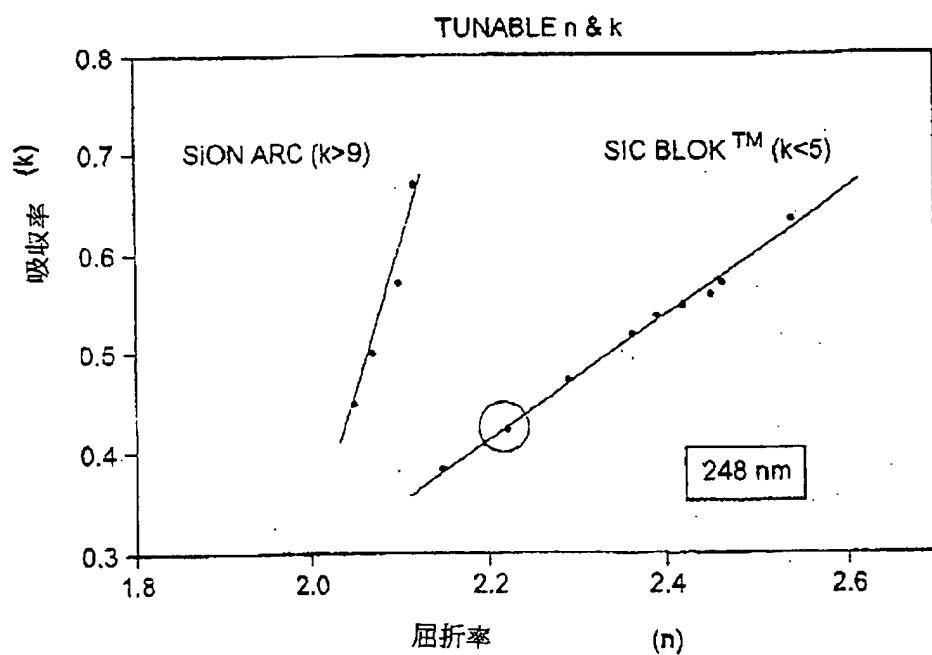
[図6]



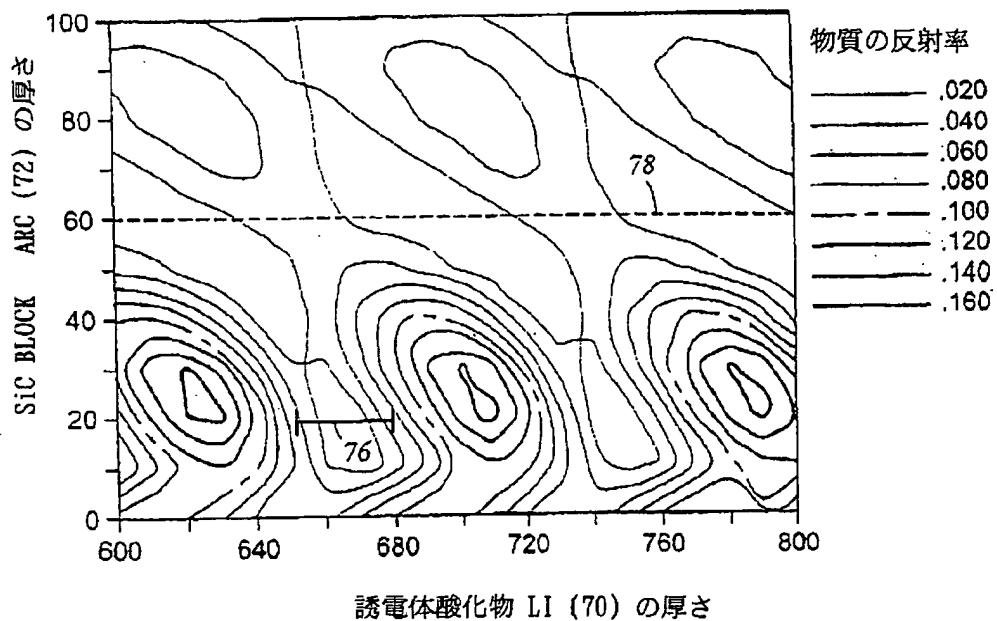
[図7]



【図8】



【図9】



【図10】

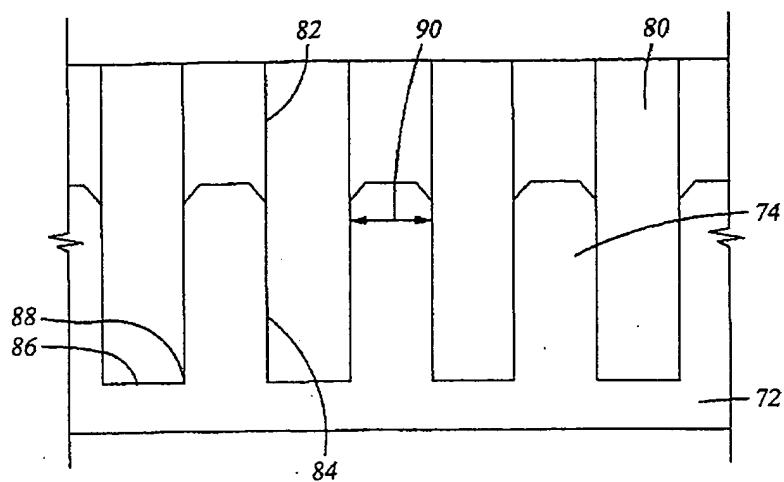
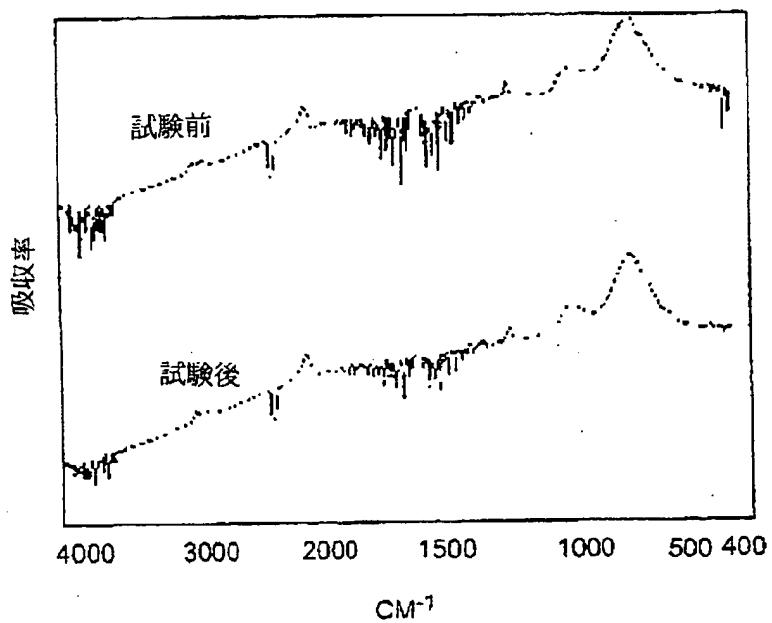


Fig. 10

【図11】

FTIR-水分吸収試験



【図12】

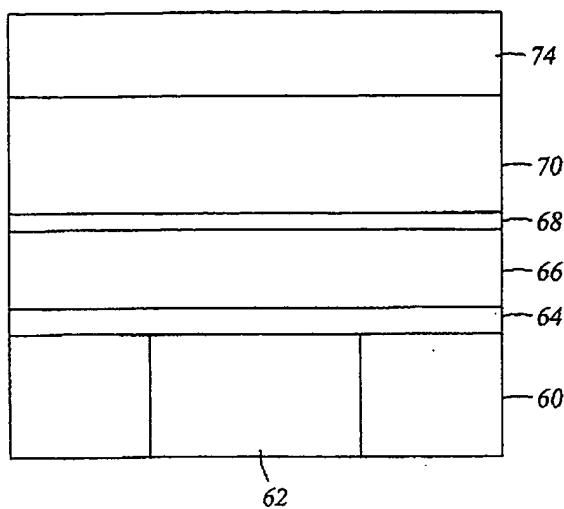
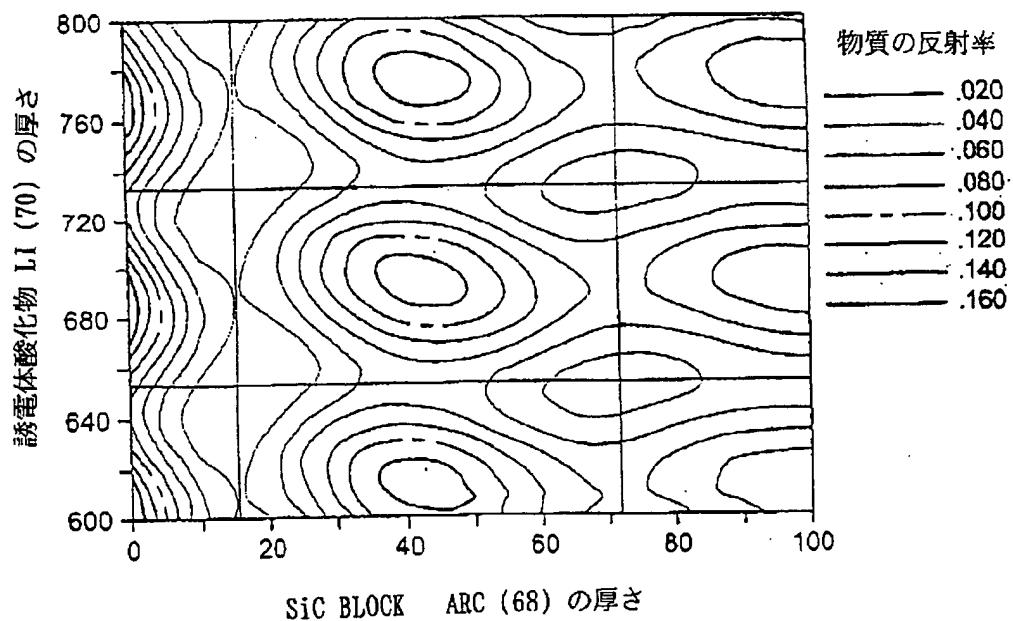
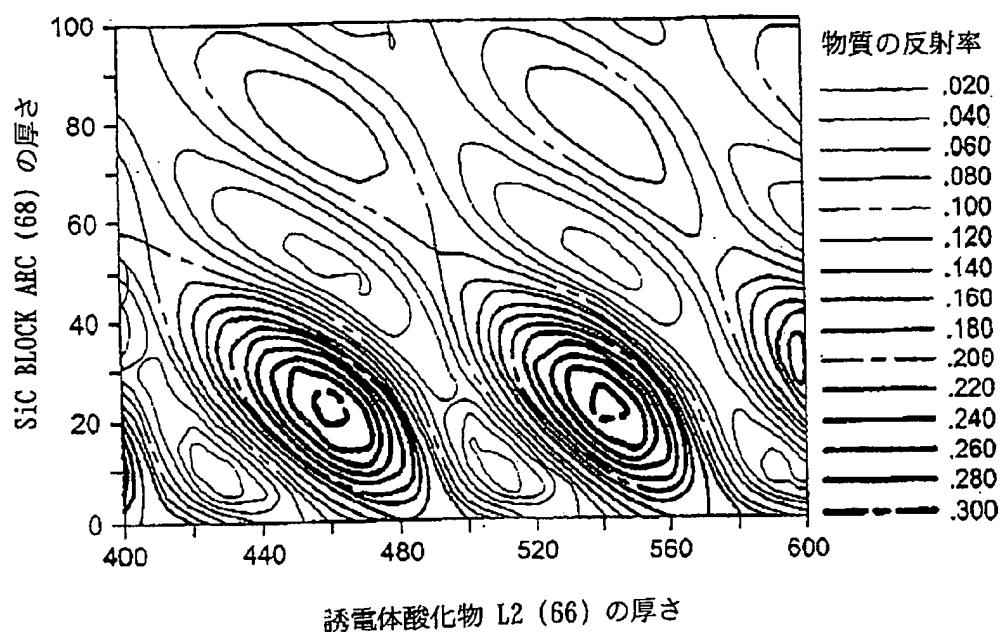


Fig. 12

【図13】



【図14】



【図15】

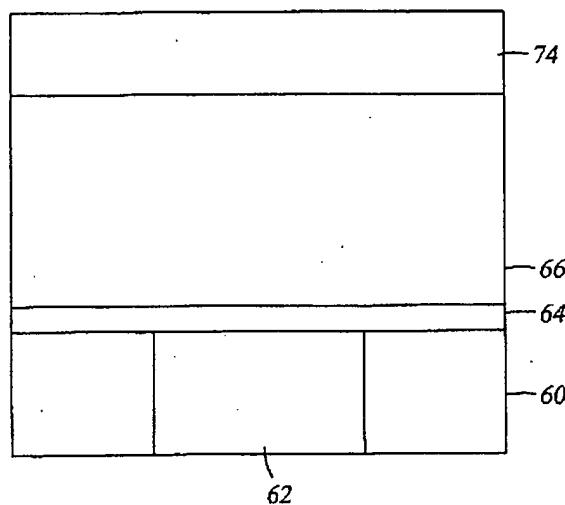
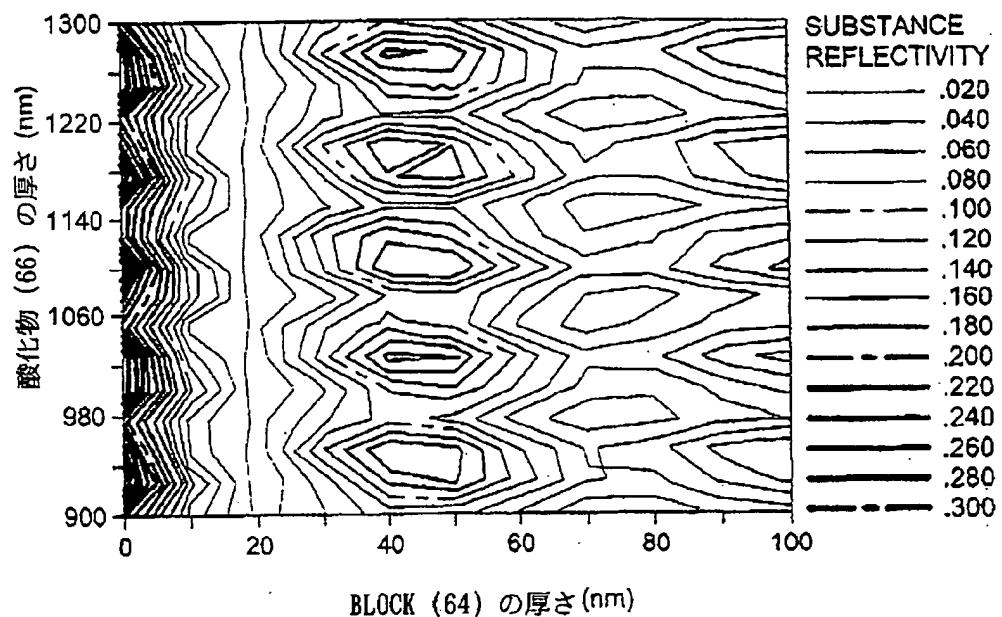


Fig. 15

【図16】



【図17】

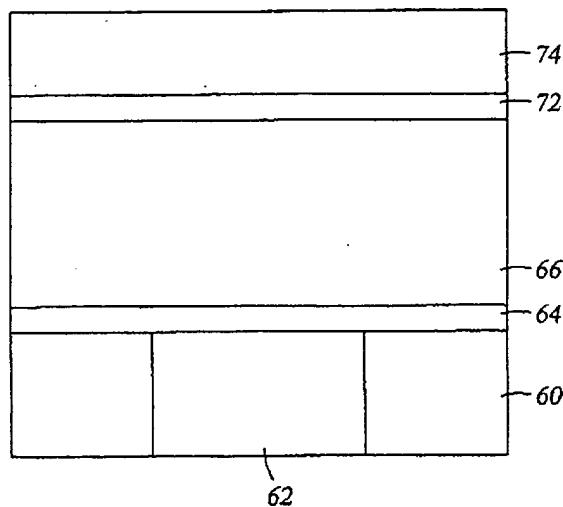
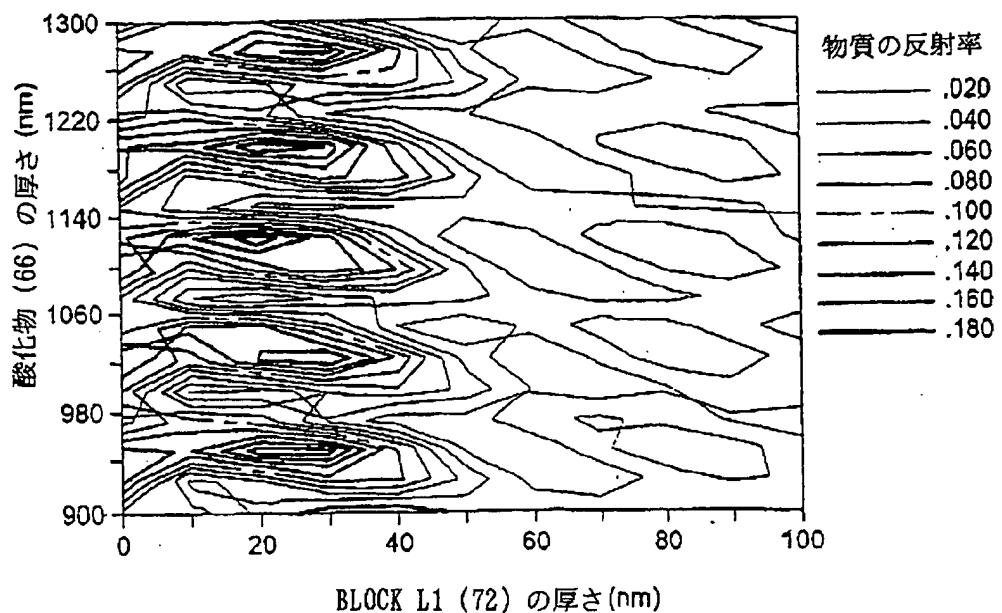
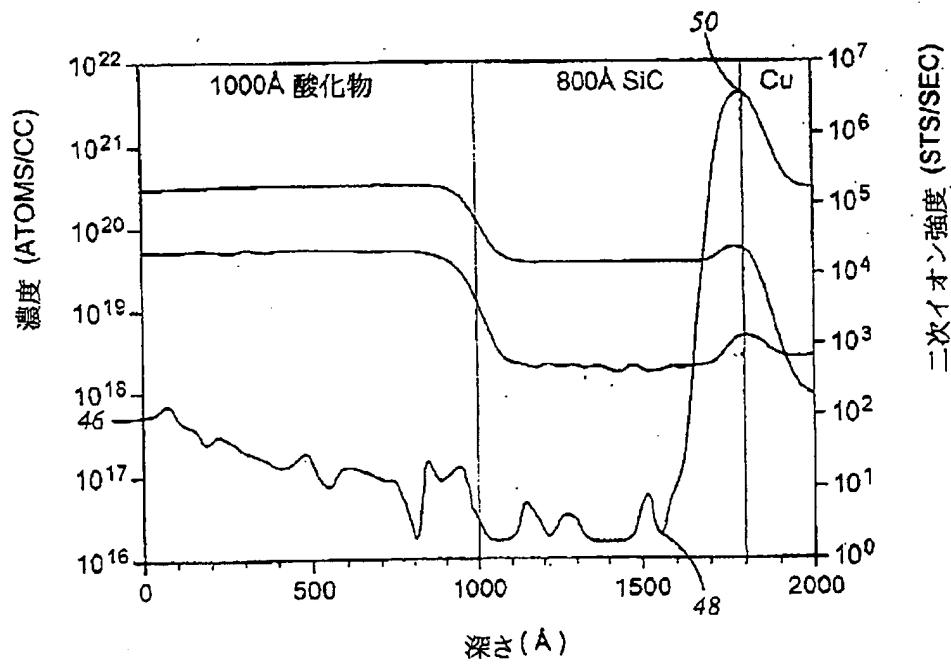


Fig. 17

【図18】



【図19】



【国際調査報告】

## INTERNATIONAL SEARCH REPORT

		I. International Application No PCT/US 99/22424
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 HO1L21/027 HO1L21/314 HO1L21/768 HO1L23/532 C23C16/32 C01B31/36		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 HO1L G03F C23C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 725 440 A (DOW CORNING) 7 August 1996 (1996-08-07) column 1, line 3 - line 16 column 1, line 46 - column 2, line 4 column 2, line 13 - line 54; figure 1 column 3, line 7 - line 45 column 4, line 40 - line 50	1,5,7-9
Y	---	14,18-23
A	---	2-4,6, 10-13, 15-17, 24-29
	---	---
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier document but published on or after the international filing date "C" document which may throw doubts on priority claims(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "D" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "A" document member of the same patent family		
Date of the actual completion of the international search	Date of mailing of the international search report	
18 February 2000	09/03/2000	
Name and mailing address of the IBA European Patent Office, P.O. 5818 Petersleien 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Klopfenstein, P	

## INTERNATIONAL SEARCH REPORT

International Application No PCT/US 99/22424	
---	--

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation or document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 4 951 601 A (MAYDAN DAN ET AL) 28 August 1990 (1990-08-28) cited in the application column 1, line 11 - line 33 column 2, line 29 - line 45 column 11, line 51 -column 12, line 37; figure 1	14,18-23
A	TOHRU OGAWA ET AL.: "Novel ARC optimization methodology for KrF excimer laser lithography at low K1 factor" PROCEEDINGS OF THE SPIE, OPTICAL/LASER MICROLITHOGRAPHY V, vol. 1674, 1992, pages 362-375, XP002130896 abstract page 364, paragraph 2.3 -page 366, paragraph 2.4; figures 6-10	1,9,14, 25
A	DIJKSTRA H J ET AL: "OPTIMIZATION OF ANTI-REFLECTION LAYERS FOR DEEP UV LITHOGRAPHY" PROCEEDINGS OF SPIE, OPTICAL / LASER MICROLITHOGRAPHY, US, BELLINGHAM, SPIE, vol. 1927, page 275-286 XP002034907 ISBN: 0-8194-1161-2 abstract page 278, paragraph 3; figure 2 page 283	1,11,12, 14,25
A	US 4 532 150 A (ENDO MORINOBU ET AL) 30 July 1985 (1985-07-30) cited in the application column 1, line 5 - line 21 column 2, line 1 - line 26 column 2, line 35 - line 59 column 3, line 10 - line 15 column 3, line 42 -column 4, line 33 column 5, line 46 -column 6, line 48	14,21-23
A	US 5 741 626 A (JAIN AJAY ET AL) 21 April 1998 (1998-04-21)  column 1, line 6 - line 10 column 1, line 42 - line 49 column 2, line 10 - line 46 column 4, line 52 -column 5, line 16; figures 6,7 column 5, line 34 -column 6, line 4; figures 9,10 column 6, line 26 - line 50; figures 13-15	1-6, 12-18, 24,26

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No  
PCT/US 99/22424

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
EP 0725440 A	07-08-1996	US 5818071 A		06-10-1998
		JP 8250594 A		27-09-1996
US 4951601 A	28-08-1990	US 5292393 A		08-03-1994
		US 5882165 A		16-03-1999
		AT 102397 T		15-03-1994
		DE 3789212 D		07-04-1994
		DE 3789212 T		01-05-1994
		EP 0272141 A		22-06-1988
		JP 3022057 B		26-03-1991
		JP 63252439 A		19-10-1988
US 4532150 A	30-07-1985	JP 1429098 C		09-03-1988
		JP 59128281 A		24-07-1984
		JP 62032157 B		13-07-1987
US 5741626 A	21-04-1998	NONE		

## フロントページの続き

(31) 優先権主張番号 09/270, 039  
(32) 優先日 平成11年3月16日(1999. 3. 16)  
(33) 優先権主張国 米国 (U.S.)  
(81) 指定国 E P (A T, B E, C H, C Y,  
D E, D K, E S, F I, F R, G B, G R, I E, I  
T, L U, M C, N L, P T, S E), J P, K R  
F ターム(参考) 2H025 AA20 AB16 DA34 DA40  
4K030 AA06 AA09 AA16 BA37 BB12  
FA03 HA01 JA09 JA10 JA16  
LA15  
5F033 HH08 HH11 HH18 HH21 HH32  
HH33 JJ08 JJ11 JJ18 JJ21  
JJ32 JJ33 MM02 QQ04 QQ25  
QQ28 QQ98 RR01 RR04 RR11  
SS03 WW00 WW02 WW03 WW05  
WW06 WW07 WW09 XX24  
5F045 AA08 AB06 AC08 AD06 AD07  
AD08 AE21 AE23 AF10 DA64  
DC62 DC63  
5F046 PA11